

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

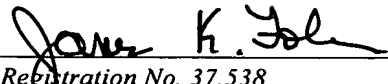
Applicant: Yoshio Koike
Serial No.: 10/737,183
Conf. No.: 5490
Filed: 12/16/2003
For: LIQUID CRYSTAL
DISPLAY DEVICE

Art Unit: 2871



I hereby certify that this paper is being deposited with the United States Postal Service as FIRST-CLASS mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450, on this date.

4/8/2004
Date


Registration No. 37,538
Attorney for Applicant(s)

CLAIM FOR PRIORITY

Mail Stop Missing Parts
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

Applicants claim foreign priority benefits under 35 U.S.C. § 119 on the basis of the foreign applications identified below:

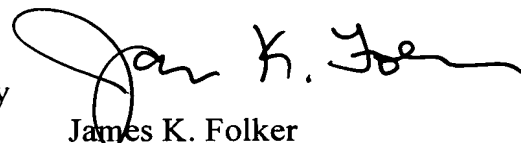
Japanese Patent Application No. 2002-366453, filed December 18, 2002
Japanese Patent Application No. 2003-408559, filed December 8, 2003

A certified copy of each priority document is enclosed.

Respectfully submitted,

GREER, BURNS & CRAIN, LTD.

By


James K. Folker
Registration No. 37,538

April 8, 2004
300 South Wacker Drive
Suite 2500
Chicago, Illinois 60606
Telephone: 312.360.0080
Facsimile: 312.360.9315

10/737,183

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 2 月 8 日
Date of Application:

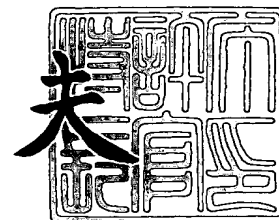
出 願 番 号 特 願 2 0 0 3 - 4 0 8 5 5 9
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 4 0 8 5 5 9]

出 願 人 富士通ディスプレイテクノロジーズ株式会社
Applicant(s):

2 0 0 3 年 1 2 月 2 6 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 1 0 8 1 1 3

【書類名】 特許願
【整理番号】 0352381
【提出日】 平成15年12月 8日
【あて先】 特許庁長官殿
【国際特許分類】 G09G 3/30
G09F 9/30
【発明者】
【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジー株式会社内
【氏名】 小池 善郎
【特許出願人】
【識別番号】 302036002
【氏名又は名称】 富士通ディスプレイテクノロジー株式会社
【代理人】
【識別番号】 100091672
【弁理士】
【氏名又は名称】 岡本 啓三
【電話番号】 03-3663-2663
【先の出願に基づく優先権主張】
【出願番号】 特願2002-366453
【出願日】 平成14年12月18日
【手数料の表示】
【予納台帳番号】 013701
【納付金額】 21,000円
【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 0213166

【書類名】 特許請求の範囲**【請求項 1】**

一对の基板間に液晶を封入して形成され、ゲートバスライン及びドレインバスラインによって区画される複数の副画素領域を有する液晶表示装置において、

複数の前記副画素領域のそれぞれに形成される能動素子と、

複数の前記副画素領域のうちの第1副画素領域と第2副画素領域と第3副画素領域において、前記第1副画素領域内の一部に配置されるとともに前記第2副画素領域の一部と前記第3副画素領域の一部の少なくとも一方内に配置され、且つ前記第1副画素領域内の前記能動素子に電氣的に接続される第1の画素電極と、

前記第2副画素領域内の一部に配置されるとともに前記第1副画素領域の一部と前記第3副画素領域の一部の少なくとも一方内に配置され、且つ前記第2副画素領域内の前記能動素子に電氣的に接続される第2の画素電極と、

前記第3副画素領域内の一部に配置されるとともに前記第1副画素領域の一部と前記第2副画素領域の一部の少なくとも一方内に配置され、且つ前記第3副画素領域内の前記能動素子に電氣的に接続される第3の画素電極と、

前記第1の画素電極に対応して分散配置される第1色のフィルタと、

前記第2の画素電極に対応して分散配置される第2色のフィルタと、

前記第3の画素電極に対応して分散配置される第3色のフィルタと

を有することを特徴とする液晶表示装置。

【請求項 2】

複数の前記副画素領域により構成される画素領域において、前記第1の画素電極、第2の画素電極、第3の画素電極は順に2回又は3回繰り返して配置されていることを特徴とする請求項1に記載の液晶表示装置。

【請求項 3】

前記第1副画素領域内の前記第1の画素電極と、前記第2副画素領域及び前記第3副画素領域の少なくとも一方内の前記第1の画素電極とは、別の層に形成された第1の配線を介して互いに電氣的に接続され、

前記第2副画素領域内の前記第2の画素電極と、前記第1副画素領域及び前記第3副画素領域の少なくとも一方内の前記第2の画素電極とは、別の層に形成された第2の配線を介して互いに電氣的に接続され、

前記第3副画素領域内の前記第3の画素電極と、前記第1副画素領域及び前記第2副画素領域の少なくとも一方内の前記第3の画素電極とは、別の層に形成された第3の配線を介して電氣的に接続されている

ことを特徴とする請求項1又は請求項2に記載の液晶表示装置。

【請求項 4】

前記第1の画素電極、前記第2の画素電極、前記第3の画素電極は、それぞれ長方形の平面形状を有することを特徴とする請求項1乃至請求項3のいずれかに記載の液晶表示装置。

【請求項 5】

前記第1副画素領域内の前記第1の画素電極と、前記第2副画素領域及び前記第3副画素領域の少なくとも一方内の前記第1の画素電極とは、一体化された第1導電パターンであり、

前記第2副画素領域内の前記第2の画素電極と、前記第1副画素領域及び前記第3副画素領域の少なくとも一方内の前記第2の画素電極とは、一体化された第2導電パターンであり、

前記第3副画素領域内の前記第3の画素電極と、前記第1副画素領域及び前記第2副画素領域の少なくとも一方内の前記第3の画素電極とは、一体化された第3導電パターンである

ことを特徴とする請求項1又は請求項2に記載の液晶表示装置。

【請求項 6】

前記第1色、第2色及び第3色のフィルタは、前記第1、第2及び第3の副画素領域のそれぞれにおいて、長方形の平面形状を有していることを特徴とする請求項1乃至請求項5のいずれかに記載の液晶表示装置。

【請求項7】

前記画素領域内で分散配置された前記第1色のフィルタは前記ゲートバスライン、前記ドレインバスラインの少なくとも一方に沿って一体化され、

前記画素領域内で分散配置された前記第2色のフィルタは前記ゲートバスライン、前記ドレインバスラインの少なくとも一方に沿って一体化され、

前記画素領域内で分散配置された前記第3色のフィルタは前記ゲートバスライン、前記ドレインバスラインの少なくとも一方に沿って一体化されていることを特徴とする請求項1乃至請求項6のいずれかに記載の液晶表示装置。

【請求項8】

前記第1色のフィルタ、前記第2色のフィルタ、前記第3色のフィルタは、赤、緑、青のうち互いに異なる色のフィルタであることを特徴とする請求項1乃至請求項7のいずれかに記載の液晶表示装置。

【請求項9】

前記第1副画素領域、第2副画素領域及び第3副画素領域のうち少なくとも1つの領域に、カラーフィルタと対向しない白表示用の第4の画素電極を有することを特徴とする請求項1に記載の液晶表示装置。

【請求項10】

前記液晶のモードが、IPS (In-Plane Switching)、VA (Vertically Aligned)、MVA (Multi-domain Vertical Alignment) 及びOCB (Optically Compensated Birefringence) のいずれかであることを特徴とする請求項1に記載の液晶表示装置。

【書類名】 明細書**【発明の名称】 液晶表示装置及びその製造方法****【技術分野】****【0001】**

本発明は、液晶表示装置に関し、より詳しくは、小型表示のみならずテレビジョンその他の大型表示パネルに用いられる液晶表示装置に関する。

【背景技術】**【0002】**

広く用いられているアクティブマトリクス駆動の液晶表示装置は、薄膜トランジスタ（TFT）素子と画素電極と対向電極（共通電極）を有している。そして、TFT素子を介して画素電極と対向電極の間に所望の電圧を印加することにより画素電極と対向電極の間の液晶が駆動され、これにより液晶表示パネルに画像が表示される。

【0003】

カラー表示用の液晶表示装置は、さらに、対向電極が形成される基板上に複数色のカラーフィルタを有しており、各画素に対応して赤、緑、青のフィルタが配置されている。

【0004】

カラー表示用の画素領域のそれぞれは3つの副画素領域に分けられている。また、3つの副画素領域にはそれぞれ、TFT及び画素電極が配置されるとともに、各画素電極に対向する赤、緑、青のフィルタが配置されている。赤、緑、青の3つの副画素（picture element 又はsub-pixel）で1つの画素（pixel）が構成される。

【0005】

画素における3色のフィルタの配置として、小型液晶表示装置、中型液晶装置の一部ではデルタ配置が採用されているが、現在、テレビジョン用も含めて多くの液晶表示装置では赤、緑、青の順に一方向に配置されているものが主流である。

【0006】

液晶表示装置は、大型化が進んでコンピュータだけでなくテレビジョンの表示装置などに採用されている。しかし、カラー液晶表示装置の大型化に伴って一層高精細化が進み一方、用途によっては、特にテレビジョン用では画素も大きくなり、カラー画像表示が粗くなっている。

【0007】

カラーフィルタの配置として、ブラックマトリクスに囲まれた1つの画素領域に、同じ大きさの長方形の赤、緑、青の着色パターンを繰り返して2つずつ配置することが下記の特許文献1に記載されている。

【特許文献1】 特開2000-98128号公報（段落番号0026～0034、図3）

【発明の開示】**【発明が解決しようとする課題】****【0008】**

しかし、従来の液晶表示装置においてカラーフィルタを特許文献1のように配置すれば、フィルタのパターンの数だけTFT素子が必要になる。即ち、画素領域内でフィルタの数が従ってTFT素子の数だけでなくバスラインの数も増えることになる。また、文献1記載の技術は、大型化にともなう分割露光時の境界部におけるムラの低減についてのものであり、一見似たものに考えられるが、全く別の技術、設計、構成が必要になるものである。また、ショット境界部においては、ショットムラが発生することがある。

【0009】

従来の技術により、液晶表示パネルを高精細にすれば、画像表示の粗さはなくなるものの、歩留まりが低下したり、構造が複雑になって価格が上昇するといった問題は避けられない。

【0010】

本発明の目的は、大型であっても良好なカラー画像表示が得られる液晶表示装置を提供

することにある。

【課題を解決するための手段】

【0011】

上記した課題は、一対の基板間に液晶を封入して形成され、ゲートバスライン及びドレインバスラインによって区画される複数の副画素領域を有する液晶表示装置において、複数の前記副画素領域のそれぞれに形成される能動素子と、複数の前記副画素領域のうちの第1副画素領域と第2副画素領域と第3副画素領域において、前記第1副画素領域内の一部に配置されるとともに前記第2副画素領域の一部と前記第3副画素領域の一部の少なくとも一方内に配置され、且つ前記第1副画素領域内の前記能動素子に電氣的に接続される第1の画素電極と、前記第2副画素領域内の一部に配置されるとともに前記第1副画素領域の一部と前記第3副画素領域の一部の少なくとも一方内に配置され、且つ前記第2副画素領域内の前記能動素子に電氣的に接続される第2の画素電極と、前記第3副画素領域内の一部に配置されるとともに前記第1副画素領域の一部と前記第2副画素領域の一部の少なくとも一方内に配置され、且つ前記第3副画素領域内の前記能動素子に電氣的に接続される第3の画素電極と、前記第1の画素電極に対応して分散配置される第1色のフィルタと、前記第2の画素電極に対応して分散配置される第2色のフィルタと、前記第3の画素電極に対応して分散配置される第3色のフィルタと有することを特徴とする液晶表示装置によって解決される。

【0012】

本発明によれば、カラー表示の複数の副画素領域内において、複数の能動素子の各々に複数の画素電極を電氣的に接続し、かつ各能動素子に接続される複数の画素電極を隣合わないように分離・分散させるとともに、同じ能動素子に接続され且つ分離・分散された画素電極に同じ色のカラーフィルタを対向させている。

【0013】

同じ能動素子に接続され且つ分離・分散される電極は、異なる副画素領域に配置され、しかも、同じ色の光透過フィルタに対応付けられている。

【0014】

これにより、カラー画素領域内において複数の色のフィルタはそれぞれ従来よりも密に分離・分散されるので、画素領域内において複数の色のカラーフィルタを透過した各色の光が従来よりも密に融合し合って表示装置から放出される。従って、液晶表示装置の大型化に伴って画素領域が大きくなっても、カラーフィルタの個々の存在は目立たなくなり、画質の粗さが大幅に改善される。

【0015】

しかも、複数の色のフィルタに対向する画素電極の数よりも能動素子の数を少なくしているので、バスライン、能動素子の数の増加は抑制され、従来と同じ歩留まりを維持することが可能になり、構造が複雑化することが防止される。

【発明の効果】

【0016】

本発明によれば、カラー表示の画素領域内に形成される複数の能動素子の各々に複数の画素電極を電氣的に接続し、かつ各能動素子に接続される複数の画素電極を隣合わないように分散させるとともに、同じ能動素子に接続される複数の画素電極に同じ色のカラーフィルタを対向させているので、カラー画素領域内において複数の色のカラーフィルタはそれぞれ分散され、液晶表示装置の大型化に伴って画素領域が大きくなっても、カラーフィルタの個々の存在を目立たせずに、画質の粗さを大幅に改善できる。

【0017】

しかも、複数の色のフィルタに対向する画素電極の数よりも能動素子の数を少なくしているので、バスライン、能動素子の数を増やす必要がなくなり、従来と同じ歩留まりを維持することが可能になり、構造の複雑化が防止される。

【発明を実施するための最良の形態】

【0018】

以下に、本発明の実施形態を図面に基づいて説明する。

(第1の実施形態)

図1は、本発明の第1実施形態に係るカラー液晶表示装置のTFT基板の画素領域を示す平面図、図2は、図1に示した画素電極より下方に形成されるバスライン、配線及びTFTの配置を示す平面図である。図3は、本発明の第1実施形態に係る液晶表示装置の対向基板側に形成されるカラーフィルタを示す平面図である。

【0019】

また、図4、図5、図6及び図7は、それぞれ、本発明の第1実施形態に係る液晶表示装置の断面図であって、図1におけるI-I線、II-II線、III-III線、IV-IV線から見た断面図である。

【0020】

図1～図7に示す画像表示領域において、第1の基板1と第2の基板20とが間隔をおいて対向して配置され、第1の基板1と第2の基板20の間には液晶19が封入されている。

【0021】

次に、第1の基板1及びその上の層構造について説明する。

【0022】

図1、図2に示すように、ガラス、石英、樹脂フィルム等の光透過絶縁材からなる第1の基板1の上には、直接又は絶縁膜を介して、x方向(図中横方向)に延在するゲートバスライン(スキャンバスライン)2がy方向(図中縦方向)に例えば $600\mu\text{m}$ の間隔をおいて複数本形成されている。複数のゲートバスライン2は、後述する複数のドレインバスラインとともに略四角形の副画素領域 A_1 、 A_2 、 A_3 を区画している。x方向とy方向は互いに直交する方向である。また、x方向に隣接する3つの副画素領域 A_1 、 A_2 、 A_3 は、1つの画素領域B内に配置される。

【0023】

なお、本実施形態と以下に述べる他の実施形態において、副画素領域 A_1 、 A_2 、 A_3 は、縦横にマトリクス状に複数配置される。

【0024】

ゲートバスライン2のうち副画素領域 A_1 、 A_2 、 A_3 の一隅寄りの部分には、副画素領域 A_1 、 A_2 、 A_3 内でy方向の一方に突出するゲート電極3が形成されている。ゲートバスライン2とゲート電極3は、例えば基板1上に順に形成されたアルミニウム(Al)とチタン(Ti)の積層構造の導電膜をフォトリソグラフィ法によりパターンニングすることにより形成されている。

【0025】

第1の基板1、ゲートバスライン2及びゲート電極3は、図4に示すように、ゲート絶縁膜4により覆われている。ゲート絶縁膜4として、例えば、プラズマ励起型化学気相成長(PECVD)法により形成された厚さ 400nm の窒化シリコンが形成されている。

【0026】

ゲート絶縁膜4の上において、ゲート電極3及びその周辺の上方には、厚さ $20\sim 100\text{nm}$ のアンダーのアモルファスシリコン(半導体)よりなる活性層5が平面形状略四角に形成されている。また、活性層5の上であってゲート電極3の上方には、チャネル保護絶縁膜6が島状に形成されている。チャネル保護絶縁膜6は、PECVD法により活性層5及びゲート絶縁膜4の上に形成された厚さ 140nm 程度の窒化シリコン膜をパターンニングして形成される。

【0027】

また、ゲート絶縁膜4の上には、図1、図2に示すように、y方向に延在して副画素領域 A_1 、 A_2 、 A_3 を区画するドレインバスライン(データバスライン)7がx方向に例えば $200\mu\text{m}$ の間隔をおいて複数本形成されている。

【0028】

ドレインバスライン7のうちゲートバスライン2との交差部寄りの部分には、図2に示すように、ゲート電極3に向けてドレイン電極8dが突出している。ドレイン電極8dは、図4に示すようにチャンネル保護絶縁膜6の一側方の活性層5とその周辺の上に、コンタクト層9を介して形成されている。

【0029】

また、チャンネル保護絶縁膜6の他側方の活性層5の上には、コンタクト層9を介してソース電極8sが形成されている。このようにして、ドレイン電極8dとソース電極8sはTFTのチャンネルを構成している。

【0030】

コンタクト層9は、リンがドーパされた n^+ 型アモルファスシリコン膜から構成されている。また、ドレインバスライン7、ドレイン電極8d及びソース電極8sは、例えば下から順に形成された厚さ20nmのTi、厚さ75nmのAl、厚さ80nmのTiからなる積層構造を有する導電膜から構成されている。 n^+ 型アモルファスシリコン膜と導電膜は、順に、チャンネル保護絶縁膜6、活性層5及びゲート絶縁膜4の上に形成された後に、同じマスクを用いて連続的にパターンニングされる。

【0031】

ドレイン電極8d、ソース電極8s、ゲート絶縁膜4及び活性層5によって薄膜トランジスタ(TFT)10が構成される。

【0032】

以上のTFTは能動素子の一例であってボトムゲート型又は逆スタガード型と呼ばれるものであるが、ゲート電極がソース/ドレイン電極よりも上に形成されるトップゲート型又はスタガード型と呼ばれる構造のものを採用してもよいし、能動素子として他のスイッチング素子を用いてもよい。このことは、以下に述べる他の実施形態でも同様である。

【0033】

ドレインバスライン7とTFT10は、酸化シリコン又は窒化シリコンよりなる保護絶縁膜11によって覆われている。

【0034】

第1～第3の副画素領域 A_1 、 A_2 、 A_3 のそれぞれにおいて、保護絶縁膜11の上には第1の画素電極12a、12c、12eと第2の画素電極12b、12d、12fがx方向に間隔をおいて形成されている。第1及び第2の画素電極12a～12fは、例えば厚さ70nmのITO(Indium-Tin Oxide)などの透明導電材から構成される。なお、反射型の液晶表示装置の場合には画素電極12a～12fはアルミニウムから構成される。

【0035】

第1の画素電極12a、12c、12eは、保護絶縁膜11に形成されるコンタクトホール11a～11cを通して各副画素領域 A_1 、 A_2 、 A_3 内のTFT10のソース電極8sに接続されている。

【0036】

第1～第3の副画素領域 A_1 、 A_2 、 A_3 内の第1の画素電極12a、12c、12eと第2の画素電極12b、12d、12fは、それぞれ別の副画素領域の第1、第2の画素電極12a～12fのいずれかに第1～第3の配線13a、13b、13cを介して接続されている。

【0037】

第1、第2及び第3の配線13a、13b、13cは、ゲート電極3とゲートバスライン2と同層であり、y方向に互いに間隔をおいてx方向に長く形成されている。

【0038】

第1の配線13aは、第2の副画素領域 A_2 の第1の画素電極12cの下方から第3の副画素領域 A_3 の第2の画素電極12fの下方に至る範囲に形成されている。また、第2の配線13bは、第1の副画素領域 A_1 の第2の画素電極12bの下方から第3の副画素領域 A_3 の第1の画素電極12eの下方に至る範囲に形成されている。さらに、第3の配線13cは、第1の副画素領域 A_1 の第1の画素電極12aの下方から第2の副画素領域

A₂ の第2の画素電極12dの下方に至る範囲に形成されている。

【0039】

そして、図1及び図5に示すように、第1の配線13aは、ゲート絶縁膜4及び保護絶縁膜11に形成された第1及び第2のコンタクトホール4a、4bを通して第2の副画素領域A₂内の第1の画素電極12cと第3の副画素領域A₃内の第2の画素電極12fを互いに電氣的に接続している。

【0040】

また、図1及び図6に示すように、第2の配線13bは、ゲート絶縁膜4及び保護絶縁膜11に形成された第3及び第4のコンタクトホール4c、4dを通して第1の副画素領域A₁内の第2の画素電極12bと第3の副画素領域A₃内の第1の画素電極12eを互いに電氣的に接続している。

【0041】

さらに、図1及び図7に示すように、第3の配線13cは、ゲート絶縁膜4及び保護絶縁膜11に形成された第5及び第6のコンタクトホール4e、4fを通して第1の副画素領域A₁内の第1の画素電極12aと第2の副画素領域A₂内の第2の画素電極12dを互いに接続している。

【0042】

そのような複数の第1、第2の画素電極12a～12fと保護絶縁膜11は、樹脂よりなる第1の配向膜14によって覆われている。

【0043】

以上の第1の基板1、TFT10、画素電極12a～12f等からTFT基板が構成される。

【0044】

次に、第2の基板20とその上の層構造について説明する。

【0045】

ガラス、石英、樹脂フィルム等の光透過絶縁材からなる第2の基板20の上にはCrなどの遮光膜よりなるブラックマトリクス21が形成されている。そのブラックマトリクス21のうち、上記した副画素領域A₁、A₂、A₃に対向する領域にはフォトリソグラフィにより開口部21a～21cが形成されている。ブラックマトリクス21はTFT10を第2の基板20側から覆うとともに、副画素領域A₁、A₂、A₃を囲む形状となっている。

【0046】

第2の基板20上のうち第1の副画素領域A₁における遮光膜21の開口部21a内には、図3に示すように、第1の画素電極12aに対向する第1の赤フィルタ22Rと第2の画素電極12bに対向する第1の緑フィルタ22Gとが形成されている。なお、図3は、図1の画素領域Bに対応させて描かれており、第2の基板20のうち第1の基板1に対向しない面から見た配置であり、第2の基板20は省略されている。

【0047】

また、第2の基板20上のうち第2の副画素領域A₂における遮光膜21の開口部21b内には、第1の画素電極12cに対向する第1の青フィルタ23Bと、第2の画素電極12dに対向する第2の赤フィルタ23Rとが形成されている。

【0048】

さらに、第2の基板20上のうち第3の副画素領域A₃における遮光膜21の開口部21c内には、第1の画素電極12eに対向する第2の緑フィルタ24Gと、第2の画素電極12fに対向する第2の青フィルタ24Bとが形成されている。

【0049】

なお、副画素領域A₁、A₂、A₃のそれぞれにおいて、隣り合い且つ色の異なるフィルタ22R、22G、23B、23R、24G、24Bは、重なる構造となっている。色の異なるフィルタを重ならせる構造では、フィルタ同士が重なる部分が遮光膜として機能するのでブラックマトリクスを配置しなくてもよい。なお、異なる色のフィルタを重なら

せない構造では、フィルタの間をブラックマトリクス 21 で覆うことになる。

【0050】

赤フィルタ 22R, 23R、緑フィルタ 22G, 24G、青フィルタ 23B, 24B 及びブラックマトリクス 21 の上には、ITO などの光透過導電膜が対向電極 25 として形成され、さらに対向電極の上には樹脂よりなる第 2 の配向膜 26 が形成されている。

【0051】

これにより、第 2 の基板 20 とその上の赤、緑、青フィルタ 22R, 22G, 23B, 23R, 24G, 24B、対向電極 25 などにより対向基板が構成される。なお、各フィルタは色に応じた光の透過性を有している。

【0052】

以上のような構造を有する第 1 の基板 1 と第 2 の基板 20 は、第 1 の配向膜 14 と第 2 の配向膜 26 を互いに隙間を介して対向させた状態で固定される。また、第 1 の配向膜 14 と第 2 の配向膜 26 の間には液晶 19 が封入される。

【0053】

上記したゲートバスライン 2、ドレインバスライン 7、TFT 10 は、図 8 の回路図に示すように周辺回路に接続される。複数のゲートバスライン 2 は、走査回路 15 に接続されている。また、複数のドレインバスライン 7 は、データ信号が送られるホールド回路 16 に接続されている。そして、上記したようにゲートバスライン 2 には TFT 10 のゲート電極 3 が接続され、ドレインバスライン 7 には TFT 10 のドレイン電極 8d が接続されている。さらに、TFT 10 のソース電極 8s には、画素電極 12a~12f、対向電極 25 及び液晶 19 から構成される液晶セル 17a~17f と、補助容量 18 が接続されている。

【0054】

なお、補助容量 18 を構成する補助容量バスライン（不図示）は、第 1 の基板 1 の上でゲートバスライン 2 の相互間の領域に形成されるが、第 1、第 2 及び第 3 の配線 13a, 13b, 13c もゲートバスライン 2 に平行に形成されるので、第 1、第 2 及び第 3 の配線 13a, 13b, 13c が補助容量バスラインの形成を妨げることはない。

【0055】

上記した液晶表示装置において、液晶 19 として例えば誘電率異方性が負の垂直配向型液晶材料を適用する。

【0056】

そして、ゲートバスライン 2 及びドレインバスライン 7 の信号に応じて第 1 の副画素領域 A₁ 内の TFT 10 がオンすると、第 1 の副画素領域 A₁ 内の第 1 の画素電極 12a の電圧が変化してその上の液晶分子を駆動する。これにより、外部からの光が第 1 の画素電極 12a、液晶 19 及び第 1 の赤フィルタ 22R を透過して、第 1 の副画素領域 A₁ の一部に赤色が表示される。これと同時に、第 2 の副画素領域 A₂ の第 2 の画素電極 12d には、第 3 の配線 13c と第 1 の副画素領域 A₁ 内の第 1 の画素電極 12a 及び TFT 10 を介して、ドレインバスライン 7 の電圧が印加され、その上の液晶 19 を駆動する。これにより、第 2 の副画素領域 A₂ の一部にも赤色が表示される。

【0057】

同様に、第 2 の副画素領域 A₂ 内の TFT 10 がオンすることにより、第 2 の副画素領域 A₂ 内と第 3 の副画素領域 A₃ 内のそれぞれの青フィルタ 23B, 24B に対向する画素電極 12c, 12f の電圧が変化して、その上の液晶 19 が駆動されるので、画素電極 12c, 12f に入射した光は液晶 19 及び青フィルタ 23B, 24B を透過する。これにより、第 2 の副画素領域 A₂ 内と第 3 の副画素領域 A₃ 内のそれぞれの一部には、青色が表示される。また、第 3 の副画素領域 A₃ 内の TFT 10 がオンすることにより、第 3 の副画素領域 A₃ 内と第 1 の副画素領域 A₁ 内のそれぞれの緑フィルタ 23G, 24G に対向する画素電極 12e, 12b の電圧が変化して、それらの画素電極 12e, 12b の上の液晶 19 が駆動され、画素電極 12a, 12b を透過した光は液晶 19 及び緑フィルタ 23G, 24G を透過する。これにより、第 3 の副画素領域 A₃ 内と第 1 の副画素

領域A₁内のそれぞれの一部には、緑色が表示される。

【0058】

このように1つの画素領域Bにおいては、赤、緑、青が2つの領域で透過しこれらが混合されて所望の色が表示される。なお、画素電極に印加されるドレインバスライン7の電圧に応じて色の階調が変化する。

【0059】

本実施形態では、画素領域Bにおいて、異なる色だけでなく同じ色のフィルタ22R、23R、22G、24G、23B、24Bがそれぞれ空間的に分離及び分割されて1ユニットとして混じり合って、色の混合によりフルカラー表示がなされる。

【0060】

従って、R、G、Bの単独色を表示する画素（副画素領域）が目立たなくなつて、画質の粗さが大幅に改善される。特に、今後、大型テレビジョン用の液晶表示装置においては、表示品質の改善がなされる。特に、上記したように、赤フィルタ22R、23R、緑フィルタ22G、24G、青フィルタ23B、24Bはそれぞれ2つに分離、分割されて、各色のフィルタは空間的に分散されているので、従来の1副画素領域に1つのフィルタを配置する構造に比べて、各色フィルタ画素が見える画質の粗さが1/2に改善される。

【0061】

また、本実施形態では、画素領域Bに配置される赤フィルタ、青フィルタ及び緑フィルタをそれぞれ空間的に分散するとともに、各副画素領域A₁、A₂、A₃内で複数の色のフィルタ22R、23R、22G、24G、23B、24Bを配置するようにしている。さらに、副画素領域A₁、A₂、A₃内に配置される画素電極12a～12fが、フィルタ22R、23R、22G、24G、23B、24Bの色の数に対応して空間的に分離され、さらに、同じ色の複数のフィルタに対向する複数の画素電極12a～12f同士は、下方の配線13a、13b、13cを介して電氣的に接続されている。

【0062】

従って、画素領域Bに空間的に分離された複数の赤フィルタ22R、23R、複数の緑フィルタ22G、24G、複数の青フィルタ23B、24Bをそれぞれ従来と同じ数のTF T（能動素子）10によって駆動している。即ち、1つのTF T10によって複数の画素電極を駆動するようにしている。

【0063】

この結果、能動素子を増加させたりバスラインを増やす必要がなくなり、歩留まりの低下や構造の複雑化が避けられる。

【0064】

なお、カラーフィルタとしては次の第2実施形態に示される構造を採用してもよい。また、カラーフィルタは、第2基板上ではなく、TF T基板側に形成してもよい。即ち、カラーフィルタは、第1、第2、第3の画素電極に対向して分散・配置されていればよい。このことは以下の実施形態でも同様である。

（第2の実施形態）

第1実施形態では、副画素領域A₁、A₂、A₃に配置された画素電極12a～12fはそれぞれ、配線13a、13b、13cを介して、別の副画素領域A₁、A₂、A₃の画素電極12a～12fの一方に電氣的に接続する構造を採用している。

【0065】

本実施形態では、配線13a、13b、13cを用いなくて、同じ色のカラーフィルタに対応する画素電極12a～12f同士を一体に形成する構造について説明する。

【0066】

図9は、本発明の第2実施形態に係る液晶表示装置のTF T基板の画素領域を示す平面図、図10は、本発明の第2実施形態に係る液晶表示装置の対向基板側に形成されるカラーフィルタを示す平面図である。なお、図10は、第2の基板のうちカラーフィルタ及びブラックマトリクスが形成されない面から見た平面図である。

【0067】

本実施形態の液晶表示装置において、第1の基板1の上で、第1～第3の配線13a～13c及びコンタクトホール4a～4fが形成されない他は、保護絶縁膜11及びその下の構造は第1実施形態と同じに形成されている。

【0068】

第1～第3の副画素領域A₁、A₂、A₃の保護絶縁膜11の上には、図9に示すように、透明導電材からなる第1～第3の画素電極31a～31cが形成されている。反射型の場合には画素電極31a～31cはアルミニウムから構成される。

【0069】

第1の画素電極31aは、第1の副画素領域A₁内の一部からゲートバスライン2に沿って第2の副画素領域A₂の一部に引き出されて、平面形状が略U字状となるように形成されている。第1の画素電極31aは、第1の副画素領域A₁内ではTFT10に接続されるドレインバスライン7寄りの領域に形成され、さらに、第2の副画素領域A₂内では第3の副画素領域A₃寄りの領域に形成されている。第1の画素電極31aは、コンタクトホール11aを通して第1の副画素領域A₁内のTFT10のソース電極8sに接続されている。

【0070】

第2の画素電極31bは、第2の副画素領域A₂内の一部からゲートバスライン2及びドレインバスライン7に沿って第3の副画素領域A₃に引き出され、平面形状が略S字状になるように形成されている。第2の画素電極31bは、第2の副画素領域A₂内の第1の画素電極31aの外縁に沿って間隔をおきながら第3の副画素領域A₃の一部に引き出されている。また、第2の画素電極31bは、第2の副画素領域A₂内ではコンタクトホール11bを通してTFT10のソース電極8sに接続されるとともに、第3の副画素領域A₃内では、TFT10から遠ざかるx方向の半分の領域に形成されている。

【0071】

第3の画素電極31cは、第3の副画素領域A₃内の一部からゲートバスライン2に沿って第1の副画素領域A₁の一部に引き出されて、平面形状が略U字状となるように形成されている。第3の画素電極31cは、第3の副画素領域A₃内ではTFT10に接続されるドレインバスライン7寄りの領域に形成され、さらに、第1の副画素領域A₁内では第2の副画素領域A₂寄りの領域に形成されている。第3の画素電極31cは、コンタクトホール11cを通して第3の副画素領域A₃内のTFT10のソース電極8sに接続されている。

【0072】

以上のような第1の画素電極31aは、保護絶縁膜11上において、第1実施形態に示した第1の副画素領域A₁内の第1の画素電極12aと第2の副画素領域A₂内の第2の画素電極12dとを第1及び第2の副画素領域A₁、A₂の縁部に沿った橋渡し電極を介して直接に接続した一体構造となる。

【0073】

同様に、第3の画素電極31cは、保護絶縁膜11上において、第1実施形態に示した第3の副画素領域A₃内の第1の画素電極12eと第1の副画素領域A₁内の第2の画素電極12bとを第1～第3の副画素領域A₁、A₂、A₃の縁部に沿った橋渡し電極により直接に接続した一体構造となる。さらに、第2の画素電極31bは、保護絶縁膜11上において、第1実施形態に示した第2の副画素領域A₂内の第1の画素電極12cと第3の副画素領域A₃内の第2の画素電極12fとを第1～第3の副画素領域A₁、A₂、A₃の縁部に沿った橋渡し電極を介して直接に接続した一体構造となる。

【0074】

また、第2の基板20上に形成されるカラーフィルタは、第1～第3の画素電極31a～31cに対向した形状となっている。例えば、図10に示すように、赤フィルタ32Rは第1の画素電極31aに対向した略U字状の平面形状を有し、緑フィルタ32Gは第3の画素電極31cに対向した略U字状の平面形状を有し、さらに、青フィルタ32Bは第2の画素電極31bに対向した略S字状の平面形状を有している。赤フィルタ32R、緑

フィルタ 32G 及び青フィルタ 32B は、それぞれの境界部分で重なって遮光領域となっているが、互いに重ならないようにしてもよい。

【0075】

それらのフィルタ 32R, 32G, 32B が形成される第 2 の基板 20 上には、フィルタ 32R, 32G, 32B の形成位置に開口部を有するブラックマトリクス 33 が形成されている。さらに、ブラックマトリクス 33 とフィルタ 32R, 32G, 32B の上には、対向電極（不図示）と配向膜（不図示）が順に形成されている。

【0076】

なお、第 2 の基板 20 上のフィルタとして、第 1 実施形態に係る図 3 に示した形状のものを用いてもよい。

【0077】

上記した構成の画素電極 31a ~ 31c と赤、緑及び青フィルタ 32R, 32G, 32B はそれぞれ、第 1 実施形態と同様に、空間的に画素領域 B 内で空間的に分散しているので、大型テレビジョンの表示パネルのように副画素領域が大きくなっても 3 色のカラーフィルタが目立たなくなり、大幅に画質が改善される。

【0078】

しかも、分散した赤、緑及び青フィルタ 32R, 32G, 32B に応じて第 1 ~ 第 3 の画素電極 31a ~ 31c も複数の副画素領域に分散させているので、TFT10 の数は従来から増えることはない。この場合の分散された画素電極 31a ~ 31c は、第 1 実施形態と異なり保護絶縁膜 11 の上で二次元的に接続しているので、平面形状を工夫する必要があるが、従来の画素形成工程に比べて新たな工程が増えることはない。

（第 3 の実施形態）

第 1、第 2 実施形態では、画素領域 B のそれぞれにおいて、赤、緑及び青フィルタを 2 つの副画素領域に分散させているが、3 以上に分散させることも可能である。そこで、本実施形態では画素領域のそれぞれにおいて、赤、緑及び青フィルタを 3 つに分散させる構造について説明する。

【0079】

図 11 は、本発明の第 3 実施形態に係る液晶表示装置の TFT 基板の画素領域を示す平面図であり、図 12 は、本発明の第 3 実施形態に係る液晶表示装置の対向基板側に形成されるカラーフィルタを示す平面図である。図 13 は、図 11 の V-V 線から見た液晶表示装置の断面図である。

【0080】

本実施形態の液晶表示装置において、第 1 の基板 1 の上から保護絶縁膜 11 に至る構造は、ゲートバスライン 2 と同層の配線及びコンタクトホール 11 の形状及び配置を除いて、第 1 実施形態と同じ構造に形成されている。

【0081】

まず、TFT 基板となる第 1 の基板 1 の上の構造について説明する。

【0082】

保護絶縁膜 11 の第 1 ~ 第 3 の副画素領域 A_1 , A_2 , A_3 のそれぞれの上には、第 1 の画素電極 33a, 33d, 33g と第 2 の画素電極 33b, 33e, 33h と第 3 の画素電極 33c, 33f, 33i が x 方向に間隔をおいて順に形成されている。第 1 ~ 第 3 の画素電極 33a ~ 33i は、例えば厚さ 70 nm の ITO などの透明導電材から構成される。なお、反射型の液晶表示装置の場合には画素電極としてアルミニウムが用いられる。

【0083】

第 1 の副画素領域 A_1 内において第 1 の画素電極 33a は、その下で、保護絶縁膜 11 のコンタクトホール 11a を通して TFT10 のソース電極 8s に接続されている。また、第 2 の副画素領域 A_2 内において第 2 の画素電極 33e は、その下で、保護絶縁膜 11 のコンタクトホール 11b を通して TFT10 のソース電極 8s に接続されている。さらに、第 3 の副画素領域 A_3 内において第 3 の画素電極 33i は、その下で、保護絶縁膜 1

1 のコンタクトホール 11c を通して TFT10 のソース電極 8s に接続されている。

【0084】

なお、第2の副画素領域 A_2 において TFT10 のソース電極 8s は、第2の画素電極 33e の下に達する長さを有し、また、第3の副画素領域 A_3 において TFT10 のソース電極 8s は、第3の画素電極 33i の下に達する長さを有している。

【0085】

第1～第3の副画素領域 A_1 , A_2 , A_3 において、第1の画素電極 33a , 33d , 33g は第1の配線 34a を介して互いに電氣的に接続され、また、第2の画素電極 33b , 33e , 33h は第2の配線 34b を介して互いに電氣的に接続され、さらに第3の画素電極 33c , 33f , 33i は第3の配線 34c を介して互いに電氣的に接続されている。

【0086】

第1、第2及び第3の配線 34a , 34b , 34c は、第1の基板 1 上で x 方向に長く形成され、互いに y 方向に間隔をおいて形成されている。なお、第1、第2及び第3の配線 34a , 34b , 34c は、ゲート電極 3 とゲートバスライン 2 と同じ構造の導電膜から形成される。

【0087】

第1の配線 34a は、第1の副画素領域 A_1 の第3の画素電極 33c の下方から第3の副画素領域 A_3 の第3の画素電極 33i の下方に至る範囲に形成されている。また、第2の配線 34b は、第1の副画素領域 A_1 の第2の画素電極 33b の下方から第3の副画素領域 A_3 の第2の画素電極 33h の下方に至る範囲に形成されている。さらに、第3の配線 34c は、第1の副画素領域 A_1 の第1の画素電極 33a の下方から第3の副画素領域 A_3 の第1の画素電極 33g の下方に至る範囲に形成されている。

【0088】

そして、第1の配線 34a は、ゲート絶縁膜 4 及び保護絶縁膜 11 に形成された第1～第3のコンタクトホール 35a ～35c を通して第1～第3の副画素領域 A_1 , A_2 , A_3 内の第3の画素電極 33c , 33f , 33i 同士を電氣的に接続している。また、第2の配線 34b は、ゲート絶縁膜 4 及び保護絶縁膜 11 に形成された第4～第6のコンタクトホール 35d ～35f を通して第1～第3の副画素領域 A_1 , A_2 , A_3 内の第2の画素電極 33b , 33e , 33h 同士を電氣的に接続している。さらに、第3の配線 34c は、ゲート絶縁膜 4 及び保護絶縁膜 11 に形成された第7～第9のコンタクトホール 35g ～35i を通して第1～第3の副画素領域 A_1 , A_2 , A_3 内の第1の画素電極 33a , 33d , 33g 同士を電氣的に接続している。

【0089】

なお、画素電極 33a ～33i と保護絶縁膜 11 は、第1実施形態と同様に、樹脂よりなる第1の配向膜 14 によって覆われている。

【0090】

次に、対向基板である第2の基板 20 上の層構造について説明する。

【0091】

ガラス、石英、樹脂フィルム等の光透過絶縁材からなる第2の基板 20 の上には Cr などの遮光膜よりなるブラックマトリクス 36 が形成されている。そのブラックマトリクス 36 のうち、上記した副画素領域 A_1 , A_2 , A_3 に対向する領域にはフォトリソグラフィにより開口部 36a ～36c が形成されている。ブラックマトリクス 36 は TFT10 の活性層 5 を空間的に覆うとともに、副画素領域 A_1 , A_2 , A_3 を区画する形状となっている。

【0092】

第2の基板 20 上のうち第1の副画素領域 A_1 における遮光膜 36 の開口部 36a 内には、第1の画素電極 33a に対向する第1の赤フィルタ 37R と、第2の画素電極 33b に対向する第1の緑フィルタ 37G と、第3の画素電極 33c に対向する第1の青フィルタ 37B とが形成されている。同様に、第2の副画素領域 A_2 における遮光膜 36 の第2

の開口部 36b 内には、第 1 の画素電極 33d に対向する第 2 の赤フィルタ 38R と、第 2 の画素電極 33e に対向する第 2 の緑フィルタ 38G と、第 3 の画素電極 33f に対向する第 2 の青フィルタ 37B とが形成され、また、第 3 の副画素領域 A₃ における遮光膜 36 の第 3 の開口部 36c 内には、それぞれ第 1 の画素電極 33g に対向する第 3 の赤フィルタ 39R と、第 2 の画素電極 33h に対向する第 3 の緑フィルタ 39G と、第 3 の画素電極 33i に対向する第 3 の緑フィルタ 39B とが形成されている。

【0093】

なお、副画素領域 A₁、A₂、A₃ のそれぞれにおいて、隣り合い且つ色の異なるフィルタ 37R、37G、37B、38R、38G、38B、39R、39G、39B は、重なっている。色の異なるカラーフィルタを重ねさせる構造では、フィルタの重なる部分が遮光膜として機能するのでブラックマトリクスを配置しなくてもよい。なお、隣り合い且つ色の異なるフィルタを重ねさせない場合には、それらのフィルタの境界にブラックマトリクス 36 を配置させる。

【0094】

そのようなフィルタ 37R、37G、37B、38R、38G、38B、39R、39G、39B 及びブラックマトリクス 36 の上には、ITO などの光透過導電膜が対向電極 25 として形成され、さらに対向電極の上には樹脂よりなる第 2 の配向膜 26 が形成されている。

【0095】

上記したゲートバスライン 2、ドレインバスライン 7、TFT10 は、図 14 の回路図に示すように周辺回路に接続される。複数のゲートバスライン 2 は、走査回路 15 に接続されている。また、複数のドレインバスライン 7 は、データ信号が送られるホールド回路 16 に接続されている。そして、上記したようにゲートバスライン 2 には TFT10 のゲート電極 3 が接続され、ドレインバスライン 7 には TFT10 のドレイン電極 8d が接続されている。さらに、TFT10 のソース電極 8s には、画素電極 33a～33i、対向電極 25 及び液晶 19 から構成される液晶セル 17 と、補助容量 18 が接続されている。

【0096】

以上のような構造を有する第 1 の基板 1 と第 2 の基板 20 は、第 1 の配向膜 14 と第 2 の配向膜 26 を互いに隙間を介して対向させた状態で固定される。また、第 1 の配向膜 14 と第 2 の配向膜 26 の間には液晶 19 が封入される。

【0097】

上記した液晶表示装置において、液晶 19 として例えば誘電率異方性が負の垂直配向型液晶材料を適用する。

【0098】

そして、ゲートバスライン 2 及びドレインバスライン 7 の信号に応じて第 1 の副画素領域 A₁ 内の TFT10 がオンすると、第 1～第 3 の副画素領域 A₁、A₂、A₃ 内の第 1 の画素電極 33a、33d、33g の電圧が変化してその上の液晶分子を駆動する。これにより、外部からの光が第 1 の画素電極 33a、33d、33g、液晶 19 及び赤フィルタ 37R、38R、39R を透過して、第 1～第 3 の副画素領域 A₁、A₂、A₃ のそれぞれ一部に赤色が表示される。

【0099】

同様にして、第 2 の副画素領域 A₂ 内の TFT10 がオンすることにより、緑フィルタ 37G、38G、39G に対向する第 2 の画素電極 33b、33e、33h の電圧が変化して、その上の液晶 19 が駆動され、第 2 の画素電極 33b、33e、33h に入射した光は液晶 19 及び緑フィルタ 37G、38G、39G を透過する。これにより、第 1～第 3 の副画素領域 A₁、A₂、A₃ 内のそれぞれの一部には、緑色が表示される。

【0100】

さらに、第 3 の副画素領域 A₃ 内の TFT10 がオンすることにより、青フィルタ 37B、38B、39B に対向する第 3 の画素電極 33c、33f、33i の電圧が変化して、その上の液晶 19 が駆動され、第 3 の画素電極 33c、33f、33i に入射した光は

液晶19及び青フィルタ37B, 38B, 39Bを透過する。これにより、第1～第3の副画素領域A₁, A₂, A₃内のそれぞれの一部には青色が表示される。

【0101】

各画素領域B内の3つの副画素領域A₁, A₂, A₃毎に配置された赤、青、緑フィルタ37R, 37G, 37B, 38R, 38G, 38B, 39R, 39G, 39Bを透過した光は、各画素領域B内で混合されて指定された色になる。それぞれ領域における赤、緑、青の各色の輝度はドレインバスライン7の電圧の大きさに応じて変わることになる。

【0102】

本実施形態では、各画素領域Bにおいて、異なる色だけでなく同じ色のフィルタ37R, 37G, 37B, 38R, 38G, 38B, 39R, 39G, 39Bがそれぞれ空間的に分離及び分割されて1ユニットとして混じり合っ、色の混合によりフルカラー表示がなされる。

【0103】

従って、第1実施形態と同様に、副画素領域内での単独色が目立たなくなっ、画質の粗さが大幅に改善される。特に、赤フィルタ37R, 38R, 39R、緑フィルタ37G, 38G, 39G、青フィルタ37B, 38B, 39Bはそれぞれ3つに分離、分割されて、各色のフィルタは空間的に分散されている。これにより、1副画素領域に1つのカラーフィルタを配置するという構造に比べて、各色フィルタの大きさによる画質の粗さが1/3に改善される。

【0104】

また、本実施形態では、各副画素領域A₁, A₂, A₃内で複数の色のフィルタを配置し、さらに、同じ色の複数のフィルタ37R, 38R, 39R, 37G, 38G, 39G, 37B, 38B, 39Bに対向する複数の画素電極33a～33i同士は、下方の配線34a, 34b, 34cを介して接続されている。

【0105】

これにより、TF T10及びバスライン2, 7の数を従来よりも増やすことなく、画素領域Bで空間的に分離された複数の赤フィルタ37R, 38R, 39R、複数の緑フィルタ37G, 38G, 39G、複数の青フィルタ37B, 38B, 39Bをそれぞれ従来と同じ数のTF T（能動素子）10によって同時に駆動して高画質を表示させることが可能になる。

【0106】

この結果、能動素子を増加させたりバスラインを増やす必要がなくなり、歩留まりの低下や構造の複雑化が避けられる。

【0107】

なお、カラーフィルタとしては次の第4実施形態に示される構造を採用してもよい。
(第4の実施形態)

第3実施形態では、カラー表示装置の各画素を構成する3つの副画素領域A₁, A₂, A₃にそれぞれ配置された第1の画素電極33a, 33d, 33g同士を第3の配線34cを介して電氣的に接続し、第2の画素電極33b, 33e, 33h同士を第2の配線34bを介して電氣的に接続し、第3の画素電極33c, 33f, 33i同士を第1の配線34aを介して電氣的に接続している。

【0108】

本実施形態では、第1の画素電極33a, 33d, 33g同士、第2の画素電極33b, 33e, 33h同士、第3の画素電極33c, 33f, 33i同士を配線を用いなく、第2実施形態と同様に、直接に接続する構造について説明する。

【0109】

図15は、本発明の第4実施形態に係る液晶表示装置のTF T基板の画素領域を示す平面図、図16は、本発明の第4実施形態に係る液晶表示装置の対向基板側に形成されるカラーフィルタを示す平面図である。図17は、図15のVI-VI線から見た液晶表示装置の断面図である。

【0110】

なお、図16は、カラーフィルタ及びブラックマトリクスが形成されない側の基板面から見た配置となっている。

【0111】

ガラス、石英、樹脂フィルム等の光透過絶縁材からなる第1の基板1の上には、直接又は絶縁膜を介して、副画素領域 A_1 、 A_2 、 A_3 をy方向に区画するゲートバスライン2と副ゲートバスライン2aが形成されている。ゲートバスライン2と副ゲートバスライン2aはそれぞれ交互にy方向に複数配置される。

【0112】

1列の副画素領域 A_1 、 A_2 、 A_3 を区画するゲートバスライン2と副ゲートバスライン2aは、図14に示した走査回路15に接続されて同じ信号が印加される。

【0113】

また、第1、第3の副画素領域 A_1 、 A_3 の第1の隅寄りの部分には、第1、第3の副画素領域 A_1 、 A_3 内でゲートバスライン2からy方向に突出するゲート電極3aが形成されている。また、第2の副画素領域 A_2 において第1の隅からy方向に存在する第2の隅寄りの部分には、第2の副画素領域 A_2 内で副ゲートバスライン2aからy方向に突出するゲート電極3bが形成されている。

【0114】

第1の基板1、ゲートバスライン2、副ゲートバスライン2a及びゲート電極3a、3bは、第1実施形態と同様に、ゲート絶縁膜4により覆われている。

【0115】

ゲート絶縁膜4の上において、ゲート電極3a、3b及びその周辺の上方には、第1実施形態と同様に、アンドープのアモルファスシリコン（半導体）よりなる活性層5が平面形状略四角に形成されている。また、活性層5の上であってゲート電極3a、3bの上方には、第1実施形態と同様に、チャンネル保護絶縁膜6が島状に形成されている。

【0116】

また、ゲート絶縁膜4の上には、第1実施形態と同様に、y方向に延在して副画素領域 A_1 、 A_2 、 A_3 を区画するドレインバスライン7が間隔をおいて複数本形成されている。

【0117】

ドレインバスライン7のうちゲートバスライン2との交差部寄りの部分には、ゲート電極3a、3bに向けてドレイン電極8dが突出している。ドレイン電極8dは、チャンネル保護絶縁膜6の一侧方の活性層5の上にコンタクト層9を介して形成されている。また、チャンネル保護絶縁膜6の他側方の活性層5の上には、コンタクト層9を介してソース電極8sが形成されている。ドレイン電極8dとソース電極8sは、その下のコンタクト層9とともに、チャンネル保護絶縁膜6の上でスリットを介して分離されている。

【0118】

なお、ドレイン電極8d、ソース電極8s、ゲート絶縁膜4及び活性層5によって薄膜トランジスタ（TFT）10が構成される。

【0119】

ドレインバスライン7とTFT10は、酸化シリコン又は窒化シリコンよりなる保護絶縁膜11によって覆われている。

【0120】

保護絶縁膜11の上では、各画素領域Bにおいて第1～第3の画素電極41a、41b、41cが形成されている。第1～第3の画素電極41a、41b、41cは、第1～第3の副画素領域 A_1 、 A_2 、 A_3 内を互いに接触しないように迂回する形状で形成されている。

【0121】

第1の画素電極41aは、ゲートバスライン2に沿う橋渡し部分とドレインバスライン7を横切る橋渡し部分を介して第1～第3の副画素領域 A_1 、 A_2 、 A_3 内の一部に配置

される略E字状の一体形状を有し、第1の副画素領域A₁のTF T 1 0のソース電極8 sにコンタクトホール1 1 aを通して接続されている。第2の副画素領域A₂内のTF T 1 0は、図17に示す断面形状を有し第1、第3の副画素領域A₁、A₃内のTF T 1 0は、第1実施形態と同様な断面形状を有している。

【0122】

第3の画素電極4 1 cは、副ゲートバスライン2 aに沿う橋渡し部分とドレインバスライン7を横切る橋渡し部分とを介して第1～第3の副画素領域A₁、A₂、A₃内の一部に配置される略E字状の一体形状を有し、第3の副画素領域A₃のTF T 1 0のソース電極8 sにコンタクトホール1 1 cを通して接続されている。

【0123】

第1の画素電極4 1 aは、第1～第3の副画素領域A₁、A₂、A₃内でTF T 1 0に接続されるドレインバスライン7寄りの領域に配置されている。また、第3の画素電極4 1 cは、第1～第3の副画素領域A₁、A₂、A₃内でTF T 1 0から遠ざかる領域に配置されている。

【0124】

第2の画素電極4 1 bは、ドレインバスライン7を横切る橋渡し部分を介して第1～第3の副画素領域A₁、A₂、A₃内の一部に蛇行して配置される一体形状を有し、第2の副画素領域A₂内のTF T 1 0のソース電極8 sにコンタクトホール1 1 dを通して接続されている。

【0125】

第1～第3の画素電極4 1 a～4 1 cは、例えば厚さ70 nmのITOなどの透明導電材から構成される。なお、反射型の液晶表示装置の場合には画素電極4 1 a～4 1 cとしてアルミニウムが用いられる。

【0126】

そのような画素電極4 1 a～4 1 cと保護絶縁膜1 1は、樹脂よりなる第1の配向膜1 4によって覆われている。

【0127】

次に、第2の基板2 0とその上の層構造について説明する。

【0128】

第2の基板2 0上に形成されるカラーフィルタ4 2 R、4 2 G、4 2 Bは、第1～第3の画素電極4 1 a～4 1 cに対向した形状となっている。例えば、図16に示すように、赤フィルタ4 2 Rは第1の画素電極4 1 aに対向した略E字状の平面形状を有し、緑フィルタ4 2 Gは第2の画素電極4 1 bに対向して蛇行する平面形状を有し、さらに、青フィルタ4 2 Bは第3の画素電極4 1 cに対向した略E字状の平面形状を有している。赤フィルタ4 2 R、緑フィルタ4 2 G及び青フィルタ4 2 Bは、それぞれの境界部分で重なって遮光領域となっているが、互いに重ならないようにしてもよい。

【0129】

それらのフィルタ4 2 R、4 2 G、4 2 Bの周囲の第2の基板2 0には、副画素領域に対向する位置に開口部を有する遮光膜からなるブラックマトリクス4 3が形成されている。

【0130】

そのような赤フィルタ4 2 R、緑フィルタ4 2 G、青フィルタ4 2 B及びブラックマトリクス4 3の上には、ITOなどの光透過導電膜が対向電極2 5として形成され、さらに対向電極の上には樹脂よりなる第2の配向膜2 6が形成されている。

【0131】

なお、第2の基板2 0上でのカラーフィルタは、第3実施形態に係る図12に示した形状のものを用いてもよい。

【0132】

上記した画素電極4 1 a～4 1 cと赤、緑及び青フィルタ4 2 R、4 2 G、4 2 Bはそれぞれ、第3の実施形態と同様に、空間的に画素領域B内で空間的に分散しているので、

大型テレビジョンの表示パネルのように副画素領域が大きくなっても3色のカラーフィルタが目立たなくなつて大幅に画質が改善される。

【0133】

しかも、分散した赤、緑及び青フィルタ42R、42G、42Bに応じて1つの画素電極を複数の副画素領域に3つに分散させているので、TFT10の数は従来に比べて増えることはない。この場合の分散された画素電極41a~41cは、第3実施形態と異なり保護絶縁膜11の上で二次元的に接続しているので、平面形状を工夫する必要があるが、従来の画素形成工程に比べて新たな工程が増えることはない。

【0134】

(第5の実施形態)

以下、第5の実施形態について説明する。第1~第4の実施形態では、いずれも1つの画素(ピクセル)が赤(R)、緑(G)及び青(B)の3つの色要素により構成されている。本実施形態では、1つの画素を赤(R)、緑(G)、青(B)及び白(W)の4つの色要素により構成する。

【0135】

図18は本発明の第5の実施形態に係る液晶表示装置のTFT基板の画素領域を示す平面図である。

【0136】

一方の基板(TFT基板)の上には、第1の実施形態と同様に、x方向に延びるゲートバスライン102とy方向に延びる第1のドレインバスライン107とが形成されている。これらのゲートバスライン102及び第1のドレインバスライン107により区画される矩形の領域がそれぞれ副画素領域となっている。また、x方向に隣接する3つの副画素領域(第1の副画素領域A₁、第2の副画素領域A₂及び第3の副画素領域A₃)により1つの画素領域Pが構成される。

【0137】

本実施形態においては、第3の副画素領域A₃の左側に、第1のドレインバスライン107と平行に延びる第2のドレインバスライン107aが形成されている。また、第1~第3の副画素領域A₁、A₂、A₃には、それぞれ4つの画素電極141R、141G、141B、141Wがx方向に並んで配置されている。

【0138】

第1~第3の副画素領域A₁、A₂、A₃には、ゲートバスライン102と第1のドレインバスライン107とが交差する部分の近傍に、TFT110が形成されている。また、ゲートバスライン102と第2のドレインバスライン107aとが交差する部分の近傍にはTFT110aが形成されている。

【0139】

TFT110のゲート電極103gはゲートバスライン102と接続されており、ドレイン電極108dは第1のドレインバスライン107に接続されている。第1の副画素領域A₁のTFT110のソース電極108sは、コンタクトホール109aを介して第1の副画素領域A₁の画素電極141Rに電氣的に接続されており、第2の副画素領域A₂のTFT110のソース電極108sはコンタクトホール109bを介して第2の副画素領域A₂の画素電極141Gに電氣的に接続されており、第3の副画素領域A₃のTFT110はコンタクトホール109cを介して第3の副画素領域A₃の画素電極141Bに電氣的に接続されている。また、第3の副画素領域A₃のTFT110aは、コンタクトホール109dを介して第3の副画素領域A₃の画素電極141Wに電氣的に接続されている。

【0140】

第1~第3の副画素領域A₁、A₂、A₃にそれぞれ配置された画素電極141Rは、下方に形成された第1の配線103aとコンタクトホール104a、104b、104cとを介して相互に電氣的に接続されている。また、第1~第3の副画素領域A₁、A₂、A₃にそれぞれ配置された画素電極141Gは、下方に形成された第2の配線103bと

コンタクトホール104d, 104e, 104fとを介して相互に電氣的に接続されている。更に、第1～第3の副画素領域A₁, A₂, A₃にそれぞれ配置された画素電極141Bは、下方に形成された第3の配線103cとコンタクトホール104g, 104h, 104iとを介して相互に電氣的に接続されている。更にまた、第1～第3の副画素領域A₁, A₂, A₃にそれぞれ配置された画素電極141Wは、下方に形成された第4の配線103dとコンタクトホール104j, 104k, 104mとを介して相互に電氣的に接続されている。

【0141】

図19は本発明の第5実施形態の対向基板側に形成されるカラーフィルタ及びブラックマトリクスを示す平面図である。図20は、図18のVII-VII線から見た液晶表示装置の断面図である。なお、図19は、カラーフィルタ及びブラックマトリクスが形成されない側の基板面から見た配置となっている。

【0142】

まず、図18, 図20を参照して第1の基板101(TFT基板)の層構造について説明する。

【0143】

ガラス、石英又は樹脂フィルム等の光透過絶縁材からなる第1の基板101の上には、直接又は絶縁膜を介してゲートバスライン102、TFT110、100aのゲート電極103g及び第1～第4の配線103a～103dが形成されている。これらのゲートバスライン102、TFT110、100aのゲート電極103g及び第1～第4の配線103a～103dは、第1の実施形態と同様に、ゲート絶縁膜104により覆われている。

【0144】

ゲート絶縁膜104の上には、第1のドレインバスライン107及び第2のドレインバスライン107aが形成されている。また、ゲート絶縁膜104の所定の領域上には、第1の実施形態と同様に、TFT110, 110aの活性層となる半導体層(図示せず)が形成されており、この半導体層の上にはチャンネル保護絶縁膜(図示せず)が形成されている。半導体層及びチャンネル保護絶縁膜の上には、TFT110, 110aのソース電極108s及びドレイン電極108dが形成されている。TFT110のドレイン電極108dは第1のドレインバスライン107に接続しており、TFT110aのドレイン電極108dは第2のドレインバスライン107aに接続している。

【0145】

これらのTFT110, 110a及びドレインバスライン107, 107aは、酸化シリコン又は窒化シリコンよりなる保護絶縁膜111により覆われている。

【0146】

保護絶縁膜111の上には、各副画素領域A₁, A₂, A₃毎にそれぞれ第1～第4の画素電極141R, 141G, 141B, 141Wが形成されている。

【0147】

前述したように、副画素領域A₁, A₂, A₃にそれぞれ配置された画素電極141Rは、保護絶縁膜111及びゲート絶縁膜104に形成されたコンタクトホール104a, 104b, 104cを介して第1の配線103aに接続されている。また、副画素領域A₁, A₂, A₃にそれぞれ配置された画素電極141Gは、保護絶縁膜111及びゲート絶縁膜104に形成されたコンタクトホール104d, 104e, 104fを介して第2の配線103bに接続されている。更に、副画素領域A₁, A₂, A₃にそれぞれ配置された画素電極141Bは、保護絶縁膜111及びゲート絶縁膜104に形成されたコンタクトホール104g, 104h, 104iを介して第3の配線103cに接続されている。更にまた、副画素領域A₁, A₂, A₃にそれぞれ配置された画素電極141Wは、保護絶縁膜111及びゲート絶縁膜104に形成されたコンタクトホール104j, 104k, 104mを介して第4の配線103dに接続されている。

【0148】

これらの画素電極 141R, 141G, 141B, 141W は、例えば厚さ 70 nm の ITO などの透明導電材から構成される。なお、反射型の液晶表示装置の場合には、画素電極 141R, 141G, 141B, 141W がアルミニウムにより形成される。

【0149】

画素電極 141R, 141G, 141B, 141W 及び保護絶縁膜 111 は、ポリイミド等の樹脂よりなる第 1 の配向膜 114 によって覆われている。

【0150】

次に、図 19 及び図 20 を参照して第 2 の基板（対向基板）とその上の層構造について説明する。

【0151】

第 2 の基板 120 の一方の面上には、画素電極 141R, 141G, 141B に対向する位置、及び画素電極 141W に対向する位置にそれぞれ開口部 121a, 121b が設けられたブラックマトリクス 121 が形成されている。各副画素領域 A_1 , A_2 , A_3 の画素電極 141R に対向する位置には赤フィルタ 122R が形成されており、画素電極 141G に対向する位置には緑フィルタ 122G が形成されており、画素電極 141B に対向する位置には青フィルタ 122B が形成されている。また、画素電極 141W に対向する位置にはカラーフィルタが設けられていない。但し、画素電極 141W に対向する部分に、無色の膜又は減光フィルタを形成してもよい。

【0152】

赤フィルタ 122R、緑フィルタ 122G、青フィルタ 122B 及び開口部 121b の上には ITO などの光透過導電膜が対向電極 125 として形成され、更に対向電極 125 の上にはポリイミド等の樹脂よりなる第 2 の配向膜 126 が形成されている。

【0153】

以上のような構造を有する第 1 の基板 101 と第 2 の基板 120 は、第 1 の配向膜 114 と第 2 の配向膜 126 とを対向させた状態で配置され、第 1 の基板 101 と第 2 の基板 120 との間には、例えば誘電率異方性が負の液晶 119 が封入される。

【0154】

図 21 は、本実施形態の液晶表示装置の駆動回路を示す回路図である。なお、図 21 において、補助容量 151 は、画素電極 141R, 141G, 141B, 141W と、図示しない補助容量バスライン（接地ライン）との間に形成される。また、図中の R、G、B 及び W は、画素電極 141R, 141G, 141B, 141W、対向電極 125、カラーフィルタ 122R, 122G, 122B、開口部 121b 及び液晶 119 により構成される赤、緑、青及び白の液晶セル（色要素）を示している。

【0155】

データ回路 160 は、TV チューナ等の装置から入力される R 信号、G 信号及び B 信号を合成して W 信号を合成する。W 信号の合成方法は要求される仕様により異なる。例えば、データ回路 160 は、R 信号、G 信号及び B 信号の輝度成分の平均値を算出し、その結果を n （但し、 $0 \leq n \leq 1$ ）倍して W 信号とする。

【0156】

データ回路 160 から出力された R 信号、G 信号、B 信号及び W 信号は、それぞれ所定のドレインバスライン 107, 107a に供給される。一方、走査回路 150 からゲートバスライン 120 へは、所定の周期で走査信号（スキャン信号）が出力される。そして、走査信号が供給されたゲートバスライン 102 に接続されている TFT 110, 110a がオンになり、画素電極 141R, 141G, 141B, 141W に R 信号、G 信号、B 信号及び W 信号が供給される。これにより、画素領域 P では、各副画素領域 A_1 , A_2 , A_3 を透過した赤、緑、青及び白の光が混合されて、所望の色が表示される。

【0157】

本実施形態においては、副画素領域 A_1 , A_2 , A_3 に分散して配置された画素電極 141R に同じ電圧（R 信号）が供給され、副画素領域 A_1 , A_2 , A_3 に分散して配置された画素電極 141G に同じ電圧（G 信号）が供給され、副画素領域 A_1 , A_2 , A_3 に

分散して配置された画素電極 141B に同じ電圧 (B 信号) が供給され、副画素領域 A_1 , A_2 , A_3 に分散して配置された画素電極 141W に同じ電圧 (W 信号) が供給される。つまり、1つの画素領域 P 内で赤、緑、青及び白の色要素が空間的に分散しているので、大型テレビジョンの表示パネルのように副画素領域が大きくなっても、各色要素が目立たなくなつて、従来に比して画質が大幅に改善される。

【0158】

また、1つの画素領域 P 内の赤、緑、青及び白の4つの色要素を4つの TFT で駆動するので、従来に比べて1画素領域当たりの TFT の数が1つ増加するだけであり、TFT の増加量が最小限ですむ。

【0159】

更に、本実施形態では、赤、緑及び青の色要素に白の色要素を加えているので、画面の輝度が向上してコントラストが高い表示が可能となるとともに、白色度の調整も容易となる。

【0160】

なお、第5の実施形態では3つの副画素領域 A_1 , A_2 , A_3 にそれぞれ画素電極 W を配置しているが、これらの副画素領域 A_1 , A_2 , A_3 のうちのいずれか1つ又は2つの副画素領域のみに画素電極 W を配置してもよい。また、W に相当する副画素領域を、 A_1 , A_2 , A_3 と対等に設け、これを第4の副画素領域 A_4 として第1, 第3の実施形態等と同様に、ゲートバスライン、ドレインバスライン及び TFT 等を規則的にレイアウトしてもよい。

【0161】

(第6の実施形態)

以下、第6の実施形態について説明する。第1～第5の実施形態においては、いずれも1つの副画素領域内に色が異なる複数のカラーフィルタを横方向 (x 方向) に並べている。本実施形態では、1つの副画素領域内に色が異なる複数のカラーフィルタを縦方向 (y 方向) に並べて配置する。

【0162】

図22は本発明の第6の実施形態に係る液晶表示装置の TFT 基板の画素領域を示す平面図、図23は本発明の第6の実施形態に係る液晶表示装置の対向基板側に形成されるカラーフィルタ及びブラックマトリクスを示す平面図である。

【0163】

まず、図22を参照して、一方の基板 (TFT 基板) の層構造について説明する。

【0164】

一方の基板 (TFT 基板) の上には、第1の実施形態と同様に、x 方向に延びるゲートバスライン 102 と y 方向に延びるドレインバスライン 107 とが形成されている。これらのゲートバスライン 102 及びドレインバスライン 107 により区画される矩形の領域がそれぞれ副画素領域となっている。また、x 方向に隣接する3つの副画素領域 (第1の副画素領域 A_1 、第2の副画素領域 A_2 及び第3の副画素領域 A_3) により1つの画素領域 P が構成される。

【0165】

第1の副画素領域 A_1 には、画素電極 181R と画素電極 181G とが縦方向に並んで形成されている。また、第2の副画素領域 A_2 には、画素電極 182B と画素電極 182R とが縦方向に並んで形成されており、第3の副画素領域 A_3 には、画素電極 183G と画素電極 183B とが縦方向に並んで形成されている。

【0166】

第1～第3の副画素領域 A_1 , A_2 , A_3 には、ゲートバスライン 102 とドレインバスライン 107 とが交差する部分の近傍に、TFT 180 が形成されている。TFT 180 のゲート電極 173g はゲートバスライン 102 と接続されており、ドレイン電極 178d はドレインバスライン 107 と接続されている。

【0167】

第1の副画素領域A₁のTF T180のソース電極178sは、コンタクトホール179aを介して画素電極181Rと電氣的に接続されている。また、第2の副画素領域A₂のTF T180のソース電極178sは、コンタクトホール179bを介して画素電極182Bと電氣的に接続されている。更に、第3の副画素領域A₃のTF T180のソース電極178sは、コンタクトホール179cを介して画素電極182Gと電氣的に接続されている。

【0168】

第1の副画素領域A₁の画素電極181Rは、下方に形成された第1の配線175aとコンタクトホール176a, 176dとを介して第2の副画素領域A₂の画素電極182Rと電氣的に接続されている。また、第2の副画素領域A₂の画素電極182Bは、下方に形成された第2の配線175bとコンタクトホール176b, 176eとを介して第3の副画素領域A₃の画素電極183Bと電氣的に接続されている。更に、第3の副画素領域A₃の画素電極183Gは、下方に形成された第3の配線175cとコンタクトホール176c, 176fとを介して第1の副画素領域A₁の画素電極181Gと電氣的に接続されている。

【0169】

これらの画素電極181R, 181G, 182B, 182R, 183G, 183Bは例えば厚さ70nmのITOなどの透明導電材から構成される。また、これらの画素電極181R, 181G, 182B, 182R, 183G, 183Bは、ポリイミド等よりなる第1の配向膜によって覆われている。

【0170】

次に、図23を参照して、他方の基板（対向基板）の層構造について説明する。

【0171】

第2の基板には、第1～第3の副画素領域A₁, A₂, A₃に対向する位置にそれぞれ開口部が設けられた遮光膜からなるブラックマトリクス185が形成されている。副画素領域A₁の画素電極181R及び画素電極181Gにそれぞれ対向する位置には、赤フィルタ186R及び緑フィルタ186Gが配置されている。これらのフィルタ186R, 186Gの境界では2つのフィルタ186R, 186Gが重なり、遮光領域となっている。また、副画素領域A₂の画素電極182B及び画素電極182Rにそれぞれ対向する位置には、青フィルタ187B及び赤フィルタ187Rが配置されている。これらのフィルタ187B, 187Rの境界では2つのフィルタ187B, 187Rが重なり、遮光領域となっている。更に、副画素領域A₃の画素電極183G及び画素電極183Bにそれぞれ対向する位置には、緑フィルタ188G及び青フィルタ188Bが配置されている。これらのフィルタ188G, 188Bの境界では2つのフィルタ188G, 188Bが重なり、遮光領域となっている。

【0172】

これらのフィルタ186R, 186G, 187B, 187R, 188G, 188Bの上にはITOなどの光透過導電膜が対向電極として形成され、更に対向電極の上にはポリイミド等の樹脂よりなる第2の配向膜が形成されている。

【0173】

以上のような構造を有するTF T基板及び対向基板は、配向膜が形成された面を対向させた状態で配置され、両者の間に例えば誘電率異方性が負の液晶が封入される。

【0174】

本実施形態においても、第1の副画素領域A₁の画素電極186Rと第2の副画素領域A₂の画素電極187Rとに同じ電圧が印加され、第2の副画素領域A₂の画素電極187Bと第3の副画素領域A₃の画素電極188Bとに同じ電圧が印加され、第3の副画素領域A₃の画素電極188Gと第1の副画素領域A₁の画素電極186Gとに同じ電圧が印加される。つまり、第1～第5の実施形態と同様に、赤、緑、青の各色要素は1つの画素領域P内で空間的に分散しているので、大型テレビジョンの表示パネルのように副画素領域のサイズが大きくなっても、各色要素が目立たなくなつて、従来に比して画質が大幅

に改善される。また、第1～第4の実施形態と同様に、TF T 1 1 0の数が従来に比べて増えることはない。

【0175】

(第7の実施形態)

以下、第7の実施形態について説明する。

【0176】

図24は本発明の第7の実施形態に係る液晶表示装置の画素領域を示す平面図である。また、図25は本発明の第7の実施形態に係る液晶表示装置の模式断面図である。本実施形態は、本発明をMVA (Multi-domain Vertical Alignment) 方式の液晶表示装置に適用した例を示しており、図24、図25において、図1、図4と同一物には同一符号を付して、その詳しい説明は省略する。

【0177】

一方の基板 (TF T 基板) 1 に設けられた画素電極 1 2 a ~ 1 2 f には、斜め方向に延び、且つ画素電極 1 2 a ~ 1 2 f の縦方向の中心で屈曲する線に沿ってスリット 1 2 s が設けられている。これらのスリット 1 2 s が設けられた画素電極 1 2 a ~ 1 2 f は、第1の実施形態と同様に、ポリイミド等によりなる配向膜に覆われている。

【0178】

また、他方の基板 (対向基板) 2 0 の対向電極 2 5 の上 (図25では下側) には、スリット 1 2 s と平行に延びるドメイン規制用突起 (土手) 2 6 が形成されている。突起 2 6 は、例えばフォトリソトを使用することにより簡単に形成することができる。これらの対向電極 2 5 及び突起 2 6 の表面は、ポリイミド等よりなる配向膜に覆われている。そして、基板 1, 2 0 の間には、誘電率異方性が負の液晶 1 9 が封入されている。

【0179】

MVA方式の液晶表示装置では、上述したように、ドメイン規制用構造物として電極のスリット又は突起が使用される。また、ドメイン規制用構造物として、基板の窪みが使用されることもある。このようなMVA方式の液晶表示装置では、画素電極に電圧を印加したときに液晶分子が倒れる方向がドメイン規制用構造物の両側で異なるため、いわゆるマルチドメインが達成される。

【0180】

例えば、本実施形態のように画素電極 1 2 a ~ 1 2 f にスリット 1 2 s を設けた場合、スリット 1 2 s の縁部では電界がスリット 1 2 s の中心に向けて斜め方向に発生するので、図25に示すように、スリット 1 2 s の両側で液晶分子 1 9 a の倒れる方向が相違する。

【0181】

また、対向電極 2 5 の上に突起 2 6 を設けた場合、電圧を印加しない状態では、突起 2 6 の近傍の液晶分子は突起 2 6 の表面に対し垂直な方向に配向するので、突起 2 6 の両側で液晶分子の配向方向が相違する。この液晶分子の初期配向 (電圧オフ) 及び電圧印加時の配向の影響により、画素電極 1 2 a ~ 1 2 f と対向電極 2 5 との間に電圧を印加したときには突起 2 6 から離れた位置にある液晶分子 1 9 a の配向方向が決まる。このように、電圧を印加したときに液晶分子 1 9 a の配向方向が相互に異なる複数の領域を設けることにより、液晶表示装置の表示性能、特に視野角特性が著しく向上する。

【0182】

本実施形態においても、第1の実施形態と同様に、1つの画素領域B内で赤、緑及び青の色要素が空間的に分散しているので、大型テレビジョンの表示パネルのように副画素領域が大きくなっても、各色要素が目立たなくなつて、従来に比して画質が大幅に改善されるという効果を奏する。

【0183】

(第8の実施形態)

以下、第8の実施形態について説明する。第1～第7の実施形態では、いずれも一方の基板に画素電極が形成され、他方の基板に対向電極が形成された液晶表示装置について説

明した。本実施形態では、一方の基板に画素電極及び対向電極が形成されたIPS (In-plane Switching) 方式の液晶表示装置に本発明を適用した例について説明する。

【0184】

図26は、本発明の第8の実施形態に係る液晶表示装置の一方の基板(TFT基板)の画素領域を示す平面図である。

【0185】

一方の基板(TFT基板)の上には、x方向に延びるゲートバスライン202とy方向に延びるドレインバスライン207とが形成されている。これらのゲートバスライン202及びドレインバスライン207により区画される矩形の領域がそれぞれ副画素領域となっている。また、x方向に隣接する3つの副画素領域(第1の副画素領域A₁、第2の副画素領域A₂及び第3の副画素領域A₃)により1つの画素領域Pが構成される。

【0186】

第1～第3の副画素領域A₁、A₂、A₃には、ゲートバスライン202とドレインバスライン207とが交差する部分の近傍に、TFT210が形成されている。これらのTFT210は、そのゲート電極203gがゲートバスライン202に接続しており、ドレイン電極208dがドレインバスライン207に接続している。

【0187】

第1の副画素領域A₁には、3本の棒状の対向電極240と棒状の画素電極241R、241Gとが形成されている。これらの対向電極240及び画素電極241R、241Gはドレインバスライン207と平行に配置されており、画素電極241Rは第1及び第2の対向電極240の間に配置され、画素電極241Gは第2及び第3の対向電極240の間に配置されている。

【0188】

これと同様に、第2の副画素領域A₂には、3本の棒状の対向電極240と棒状の画素電極242B、242Rとが形成されている。画素電極242Bは第1及び第2の対向電極240の間に配置され、画素電極242Rは第2及び第3の対向電極240の間に配置されている。また、第3の副画素領域A₃には、3本の棒状の対向電極240と棒状の画素電極243G、243Bとが形成されている。画素電極243Gは第1及び第2の対向電極240の間に配置され、画素電極243Bは第2及び第3の対向電極240の間に配置されている。

【0189】

第1の副画素領域A₁に形成された画素電極241Rは、コンタクトホール209aを介してTFT210のソース電極208sと電気的に接続されている。これと同様に、第2の副画素領域A₂に形成された画素電極242Bは、コンタクトホール209bを介してTFT210のソース電極208sと電気的に接続され、第3の副画素領域A₃に形成された画素電極243Gは、コンタクトホール209cを介してTFT210のソース電極208sと電気的に接続されている。

【0190】

これらの第1～第3の副画素領域A₁、A₂、A₃に形成された対向電極240は、いずれもコンタクトホールCを介して下方に形成された対向電極バスライン204aに電気的に接続されている。また、第1の副画素領域A₁の画素電極241Rは、下方に形成された第1の配線204bとコンタクトホールC1、C2とを介して第2の副画素領域の画素電極242Rと電気的に接続されている。更に、第2の副画素領域A₂の画素電極242Bは、下方に形成された第2の配線204cとコンタクトホールC3、C4とを介して第3の副画素領域A₃の画素電極243Bと電気的に接続されている。更にまた、第3の副画素領域A₃の画素電極243Gは、下方に形成された第3の配線204dとコンタクトホールC5、C6とを介して第1の副画素領域A₁の画素電極241Gと電気的に接続されている。

【0191】

図27は本発明の第8の実施形態の対向基板側に形成されるカラーフィルタ及びブラッ

クマトリクスを示す平面図である。また、図 28 は図 26 の VIII-VIII 線の位置における模式断面図である。なお、図 27 は、カラーフィルタ及びブラックマトリクスが形成されない側の基板面から見た配置となっている。

【0192】

まず、図 26、図 28 を参照して第 1 の基板 (TFT 基板) 201 の層構造について説明する。

【0193】

ガラス、石英又は樹脂フィルム等の光透過絶縁材からなる第 1 の基板 201 の上には、直接又は絶縁膜を介してゲートバスライン 202、TFT 210 のゲート電極 203g、対向電極バスライン 204a 及び第 1～第 3 の配線 204b、204c、204d が形成されている。これらのゲートバスライン 202、TFT 210 のゲート電極 203、対向電極バスライン 204a 及び第 1～第 3 の配線 204b、204c、204d は、第 1 の実施形態と同様に、ゲート絶縁膜 203 に覆われている。

【0194】

ゲート絶縁膜 203 の上には、ドレインバスライン 207 が形成されている。また、ゲート絶縁膜 203 の上の所定の領域には、第 1 の実施形態と同様に、TFT 210 の活性層となる半導体層 211 が形成されており、この半導体層 211 の上には窒化シリコン等の絶縁膜からなるチャネル保護絶縁膜 212 が形成されている。半導体層 211 及びチャネル保護絶縁膜 212 の上には、TFT 210 のソース電極 208s 及びドレイン電極 208d が形成されている。ドレイン電極 208d はドレインバスライン 207 に接続している。なお、ソース電極 208s 及びドレイン電極 208d は、半導体層 211 上に形成された高濃度不純物半導体層と、この高濃度不純物半導体層上に形成された金属層との 2 層構造を有している。

【0195】

これらの TFT 210 及びドレインバスライン 207 は、酸化シリコン又は窒化シリコンよりなる保護絶縁膜 213 に覆われている。

【0196】

保護絶縁膜 213 の上には、画素電極 241R、241G、242B、242R、243G、243B 及び対向電極 240 が形成されている。前述したように、第 1 の副画素領域 A₁ の画素電極 241R はコンタクトホール 209a を介して第 1 の副画素領域 A₁ の TFT 210 に接続され、第 2 の副画素領域 A₂ の画素電極 242B はコンタクトホール 209b を介して第 2 の副画素領域 A₂ の TFT 210 に接続され、第 3 の副画素領域 A₃ の画素電極 243G はコンタクトホール 209c を介して第 3 の副画素領域 A₃ の TFT 210 に接続されている。また、各副画素領域 A₁、A₂、A₃ の対向電極 240 は、いずれもコンタクトホール C を介して対向電極バスライン 204a に接続されている。

【0197】

これらの画素電極 241R、241G、242B、242R、243G、243B 及び対向電極 240 は、ポリイミド等の樹脂よりなる第 1 の配向膜 214 によって覆われている。

【0198】

次に、図 27 及び図 28 を参照して第 2 の基板 (対向基板) とその上の層構造について説明する。

【0199】

第 2 の基板 220 の一方の面上には、各画素領域 A₁、A₂、A₃ に対応する位置に開口部が設けられたブラックマトリクス 221 が形成されている。また、第 1 の副画素領域 A₁ の画素電極 241R 及びその両側の領域に対応する部分と、第 2 の副画素領域 A₂ の画素電極 242R 及びその両側の領域に対応する部分には赤フィルタ 222R が形成されており、第 1 の副画素領域 A₁ の画素電極 241G 及びその両側の領域と第 3 の副画素領域 A₃ の画素電極 243G 及びその両側の領域に対応する部分には緑フィルタ 222G が形成されており、第 2 の副画素領域 A₂ の画素電極 242B 及びその両側の領域と第 3 の

副画素領域A₃の画素電極243B及びその両側の領域に対応する部分には青フィルタ222Bが形成されている。

【0200】

赤フィルタ222R、緑フィルタ222G及び青フィルタ222Bの上にはポリイミド等の樹脂よりなる第2の配向膜224が形成されている。

【0201】

以上のような構造を有する第1の基板201と第2の基板220は、第1の配向膜214と第2の配向膜224とを対向させた状態で配置され、第1の基板201と第2の基板との間には例えば誘電率異方性が正の液晶219が封入される。

【0202】

図29(a)、(b)は、IPS方式の液晶表示装置の動作を示す模式図である。図中の矢印は、液晶パネルを挟んで配置される2枚の偏光板の偏光軸の方向を示している。また、第1及び第2の配向膜214、224には、一方の偏光板の偏光軸と同じ方向にラビング処理が施される。

【0203】

画素電極241と対向電極240との間に電圧が印加されていない状態では、液晶分子219aは配向膜214、224のラビング方向に沿って配向する。この場合、一方の偏光板を通過した偏光光は、振動方向がねじれることなく液晶パネルを通過するので、他方の偏光板により遮断される。すなわち、このときは暗表示となる。

【0204】

画素電極241と対向電極240との間に十分な電圧を印加すると、液晶分子219aは電界Eに対し平行な方向に配向する。この場合、一方の偏光板を通過した偏光光は、液晶パネル内の液晶分子219aにより振動方向がねじれて、他方の偏光板を通過するようになる。従って、このときは明表示となる。画素毎に画素電極241と対向電極240との間に印加する電圧を制御することにより、液晶表示装置に所望の画像を表示することができる。

【0205】

本実施形態においても、1つの画素領域P内で赤、緑及び青の色要素（カラーフィルタ）が空間的に分散しているので、大型テレビジョンの表示パネルのように副画素領域が大きくなっても、色要素が目立たなくなつて、従来に比して画質が大幅に改善される。また、1つの画素領域P内の赤、緑及び青の3つの色要素を3つのTF Tで駆動するので、TF Tの数が従来に比べて増えることはない。

【0206】

IPS方式の液晶表示装置は、液晶分子が常に基板面に対し平行であるので、原理的に視野角特性が優れている。しかし、図30の模式図に示すように、画素電極241及び対向電極240を屈曲した形状に形成すると、視野角による色変化が更に抑制され、視野角特性がより一層向上する。このようなIPS方式の液晶表示装置に本発明を適用してもよい。

【0207】

以上説明したように、本発明は、カラーフィルタを用いて色を表示する種々の方式の液晶表示装置、例えばTN（Twisted Nematic）方式の液晶表示装置、VA（Vertically Aligned）方式の液晶表示装置、MVA方式の液晶表示装置、IPS方式の液晶表示装置及びOCB（Optically Compensated Birefringence）方式の液晶表示装置に適用できる。

【0208】

図31(a)、(b)はOCB方式の液晶表示装置における液晶分子の配向状態を示す模式図である。図31(a)はオフ状態のときの液晶分子の配向状態を示し、図31(b)はオン状態のときの液晶分子の配向状態を示している。

【0209】

OCB方式の液晶表示装置では、一方の基板251の上に画素電極252が形成されており、他方の基板271の上（図31(a)、(b)では下側）には対向電極273が形

成されている。また、基板 251, 271 の少なくとも一方には光学補償フィルム 272 が形成されている。そして、画素電極 252 と対向電極 273 との間には液晶分子 279 がベント配向しており、画素電極 252 と対向電極 273 との間に印加される電圧により、画素電極 252 及び対向電極 273 の近傍の液晶分子 279 の傾斜角が変化する。

【0210】

この OCB 方式の液晶表示装置は、MVA 方式及び TN 方式の液晶表示装置と同様に基板面に対し垂直方向に離隔して配置された一对の電極（画素電極及び対向電極）間に液晶を封入した構造であるので、第 1 の実施形態で説明した液晶表示装置と基本的な構造は同じである。このため、OCB 方式の液晶表示装置においても、前述した各実施形態と同様に、本発明を適用することができる。

【0211】

なお、上述した第 1、第 3、第 5～第 8 実施形態においては、いずれも異なる副画素領域に形成された画素電極間を接続する配線をゲートバスラインと同じ層に形成しているが、これに限定するものではない。例えば、ゲートバスラインの上方又は下方に絶縁膜を介してこれらの配線を形成してもよい。

【0212】

また、上述した第 1～第 8 実施形態ではカラーフィルタとして赤、緑及び青を使用した液晶表示装置について説明したが、本発明はこれに限定されるものではない。例えば、カラーフィルタとしてシアン（C）、マゼンダ（M）及びイエロー（Y）のフィルタを使用した液晶表示装置や、その他の色のカラーフィルタを使用した液晶表示装置に適用することもできる。

【0213】

更に、上述した各実施形態では、1つの画素領域を構成する 3つの副画素領域 A_1 , A_2 , A_3 の配列をゲートバスラインに沿って一列に配置した。しかし、副画素領域 A_1 , A_2 , A_3 は、例えばデルタ配置してもよい。

【0214】

更にまた、上述した各実施形態において、TFT はボトムゲート型を採用しているが、トップゲート型であってもよい。また、TFT の製造工程及び TFT の構造においても、同様に、本実施例なる一例に限定されるものではなく、本発明の手段である分散配置された画素電極とカラーフィルタにより、きめ細やかな表示を得るものであり、容易に適用される構造を含むことをことは言うまでもない。

【0215】

以上の各実施形態において、第 1、第 2、第 3 の画素電極を分散配置し、それに対応してカラーフィルタを分散配置する構造により、従来各カラー画素（赤、緑、青）の寸法に起因した粗い表示をよりなめらかな表示とし、今後、大幅なる市場拡大が見込まれる大型ディスプレイ技術として、非常に重要なものとなる。

【0216】

以下、本発明の諸態様を付記としてまとめて記載する。

【0217】

（付記 1）一对の基板間に液晶を封入して形成され、ゲートバスライン及びドレイバスラインによって区画される複数の副画素領域を有する液晶表示装置において、

複数の前記副画素領域のそれぞれに形成される能動素子と、

複数の前記副画素領域のうちの第 1 副画素領域と第 2 副画素領域と第 3 副画素領域において、前記第 1 副画素領域内の一部に配置されるとともに前記第 2 副画素領域の一部と前記第 3 副画素領域の一部の少なくとも一方内に配置され、且つ前記第 1 副画素領域内の前記能動素子に電気的に接続される第 1 の画素電極と、

前記第 2 副画素領域内の一部に配置されるとともに前記第 1 副画素領域の一部と前記第 3 副画素領域の一部の少なくとも一方内に配置され、且つ前記第 2 副画素領域内の前記能動素子に電気的に接続される第 2 の画素電極と、

前記第 3 副画素領域内の一部に配置されるとともに前記第 1 副画素領域の一部と前記第

2 副画素領域の一部の少なくとも一方内に配置され、且つ前記第 3 副画素領域内の前記能動素子に電氣的に接続される第 3 の画素電極と、

前記第 1 の画素電極に対応して分散配置される第 1 色のフィルタと、

前記第 2 の画素電極に対応して分散配置される第 2 色のフィルタと、

前記第 3 の画素電極に対応して分散配置される第 3 色のフィルタとを有することを特徴とする液晶表示装置。

【0218】

(付記 2) 複数の前記副画素領域により構成される画素領域において、前記第 1 の画素電極、第 2 の画素電極、第 3 の画素電極は順に 2 回又は 3 回繰り返して配置されていることを特徴とする付記 1 に記載の液晶表示装置。

【0219】

(付記 3) 前記第 1 副画素領域内の前記第 1 の画素電極と、前記第 2 副画素領域及び前記第 3 副画素領域の少なくとも一方内の前記第 1 の画素電極とは、別の層に形成された第 1 の配線を介して互いに電氣的に接続され、

前記第 2 副画素領域内の前記第 2 の画素電極と、前記第 1 副画素領域及び前記第 3 副画素領域の少なくとも一方内の前記第 2 の画素電極とは、別の層に形成された第 2 の配線を介して互いに電氣的に接続され、

前記第 3 副画素領域内の前記第 3 の画素電極と、前記第 1 副画素領域及び前記第 2 副画素領域の少なくとも一方内の前記第 3 の画素電極とは、別の層に形成された第 3 の配線を介して電氣的に接続されている

ことを特徴とする付記 1 又は付記 2 に記載の液晶表示装置。

【0220】

(付記 4) 前記第 1 の配線、前記第 2 の配線、前記第 3 の配線は、それぞれ前記ゲートバスラインと同層であって互いに間隔をおいて形成され、且つそれぞれ前記ゲートバスラインと同じ方向に延在していることを特徴とする付記 3 に記載の液晶表示装置。

【0221】

(付記 5) 前記第 1 の画素電極は分離されて前記第 1 及び第 2 副画素領域内のそれぞれに形成され、前記第 2 の画素電極は分離されて前記第 2 及び第 3 副画素領域内のそれぞれに形成され、前記第 3 の画素電極は分離されて前記第 1 及び第 3 副画素領域内のそれぞれに形成されていることを特徴とする付記 3 に記載の液晶表示装置。

【0222】

(付記 6) 前記第 1 副画素領域、前記第 2 副画素領域及び前記第 3 副画素領域内にはそれぞれ前記第 1 の画素電極、第 2 の画素電極及び第 3 の画素電極が分離されて配置されていることを特徴とする付記 3 に記載の液晶表示装置。

【0223】

(付記 7) 前記第 1 の画素電極、前記第 2 の画素電極、前記第 3 の画素電極は、それぞれ長方形の平面形状を有することを特徴とする付記 1 乃至付記 6 のいずれかに記載の液晶表示装置。

【0224】

(付記 8) 前記第 1 副画素領域内の前記第 1 の画素電極と、前記第 2 副画素領域及び前記第 3 副画素領域の少なくとも一方内の前記第 1 の画素電極とは、一体化された第 1 導電パターンであり、

前記第 2 副画素領域内の前記第 2 の画素電極と、前記第 1 副画素領域及び前記第 3 副画素領域の少なくとも一方内の前記第 2 の画素電極とは、一体化された第 2 導電パターンであり、

前記第 3 副画素領域内の前記第 3 の画素電極と、前記第 1 副画素領域及び前記第 2 副画素領域の少なくとも一方内の前記第 3 の画素電極とは、一体化された第 3 導電パターンである

ことを特徴とする付記 1 又は付記 2 に記載の液晶表示装置。

【0225】

(付記 9) 前記第 1 導電パターンは前記第 1 の副画素領域の一部から前記第 2 副画素領域の一部に至る形状を有し、前記第 2 導電パターンは前記第 2 の副画素領域の一部から前記第 3 副画素領域の一部に至る形状を有し、前記第 3 の画素電極は前記第 3 の副画素領域から前記第 1 の副画素領域の一部に至る形状を有することを特徴とする付記 8 に記載の液晶表示装置。

【0226】

(付記 10) 前記第 1 導電パターン、前記第 2 導電パターン及び前記第 3 導電パターンは、それぞれ迂回しあって、第 1、第 2 及び第 3 の副画素領域のそれぞれに配置されていることを特徴とする付記 8 に記載の液晶表示装置。

【0227】

(付記 11) 前記第 1 色、第 2 色及び第 3 色のフィルタは、前記第 1、第 2 及び第 3 の副画素領域のそれぞれにおいて、長方形の平面形状を有していることを特徴とする付記 1 乃至付記 10 のいずれかに記載の液晶表示装置。

【0228】

(付記 12) 前記画素領域内で分散配置された前記第 1 色のフィルタは前記ゲートバスライン、前記ドレインバスラインの少なくとも一方に沿って一体化され、

前記画素領域内で分散配置された前記第 2 色のフィルタは前記ゲートバスライン、前記ドレインバスラインの少なくとも一方に沿って一体化され、

前記画素領域内で分散配置された前記第 3 色のフィルタは前記ゲートバスライン、前記ドレインバスラインの少なくとも一方に沿って一体化されていることを特徴とする付記 1 乃至付記 10 のいずれかに記載の液晶表示装置。

【0229】

(付記 13) 前記第 1 色のフィルタ、前記第 2 色のフィルタ、前記第 3 色のフィルタは、赤、緑、青のうち互いに異なる色のフィルタであることを特徴とする付記 1 乃至付記 12 のいずれかに記載の液晶表示装置。

【0230】

(付記 14) 前記第 1 副画素領域、第 2 副画素領域及び第 3 副画素領域のうち少なくとも 1 つの領域に、カラーフィルタと対向しない白表示用の第 4 の画素電極を有することを特徴とする付記 1 に記載の液晶表示装置。

【0231】

(付記 15) 前記一対の基板のうちの少なくとも一方に、マルチドメインを達成するドメイン規制用構造物が設けられていることを特徴とする付記 1 に記載の液晶表示装置。

【0232】

(付記 16) 前記ドメイン規制用構造物が、突起、前記電極のスリット、及び前記基板の窪みのいずれかであることを特徴とする付記 15 に記載の液晶表示装置。

【0233】

(付記 17) 前記液晶のモードが、IPS (In-Plane Switching)、VA (Vertically Aligned)、MVA (Multi-domain Vertical Alignment) 及びOCB (Optically Compensated Birefringence) のいずれかであることを特徴とする付記 1 に記載の液晶表示装置。

【図面の簡単な説明】

【0234】

【図 1】図 1 は、本発明の第 1 実施形態に係る液晶表示装置の TFT 基板上の画素領域を示す平面図である。

【図 2】図 2 は、本発明の第 1 実施形態に係る液晶表示装置の TFT 基板の画素領域のバスライン、配線及び TFT の配置を示す平面図である。

【図 3】図 3 は、本発明の第 1 実施形態に係る液晶表示装置の対向電極側に形成されたカラーフィルタを示す平面図である。

【図 4】図 4 は、本発明の第 1 実施形態に係る液晶表示装置の画素領域の断面図（その 1）である。

【図5】図5は、本発明の第1実施形態に係る液晶表示装置の画素領域の断面図（その2）である。

【図6】図6は、本発明の第1実施形態に係る液晶表示装置の画素領域の断面図（その3）である。

【図7】図7は、本発明の第1実施形態に係る液晶表示装置の画素領域の断面図（その4）である。

【図8】図8は、本発明の第1実施形態に係る液晶表示装置の回路図である。

【図9】図9は、本発明の第2実施形態に係る液晶表示装置のTFT基板の画素領域を示す平面図である。

【図10】図10は、本発明の第2実施形態に係る液晶表示装置の対向基板側に形成されるカラーフィルタを示す平面図である。

【図11】図11は、本発明の第3実施形態に係る液晶表示装置のTFT基板の画素領域を示す平面図である。

【図12】図12は、本発明の第3実施形態に係る液晶表示装置のTFT基板の画素領域を示す平面図である。

【図13】図13は、本発明の第3実施形態に係る液晶表示装置の画素領域を示す断面図である。

【図14】図14は、本発明の第3実施形態に係る液晶表示装置の回路図である。

【図15】図15は、本発明の第4実施形態に係る液晶表示装置のTFT基板の画素領域を示す平面図である。

【図16】図16は、本発明の第4実施形態に係る液晶表示装置のTFT基板の画素領域を示す平面図である。

【図17】図17は、本発明の第4実施形態に係る液晶表示装置の画素領域を示す断面図である。

【図18】図18は、本発明の第5実施形態に係る液晶表示装置のTFT基板の画素領域を示す平面図である。

【図19】図19は、本発明の第5実施形態の対向基板側に形成されるカラーフィルタ及びブラックマトリクスを示す平面図である。

【図20】図20は、図18のVII-VII線から見た液晶表示装置の断面図である。

【図21】図21は、本発明の第5実施形態の液晶表示装置の駆動回路図である。

【図22】図22は、本発明の第6実施形態に係る液晶表示装置のTFT基板の画素領域を示す平面図である。

【図23】図23は、本発明の第6実施形態に係る液晶表示装置の対向基板側に形成されるカラーフィルタ及びブラックマトリクスを示す平面図である。

【図24】図24は、本発明の第7実施形態に係る液晶表示装置の画素領域を示す平面図である。

【図25】図25は、本発明の第7実施形態に係る液晶表示装置の模式断面図である。

【図26】図26は、本発明の第8実施形態に係る液晶表示装置の画素領域を示す平面図である。

【図27】図27は、本発明の第8の実施形態の対向基板側に形成されるカラーフィルタ及びブラックマトリクスを示す平面図である。

【図28】図28は、図26のVIII-VIII線的位置における模式断面図である。

【図29】図29(a), (b)は、IPS方式の液晶表示装置の動作を示す模式図である。

【図30】図30は、画素電極及び対向電極を屈曲した形状にしたIPS方式の液晶表示装置を示す模式図である。

【図31】図31(a), (b)はOCB方式の液晶表示装置の液晶分子の配向状態を示す模式図である。

【符号の説明】

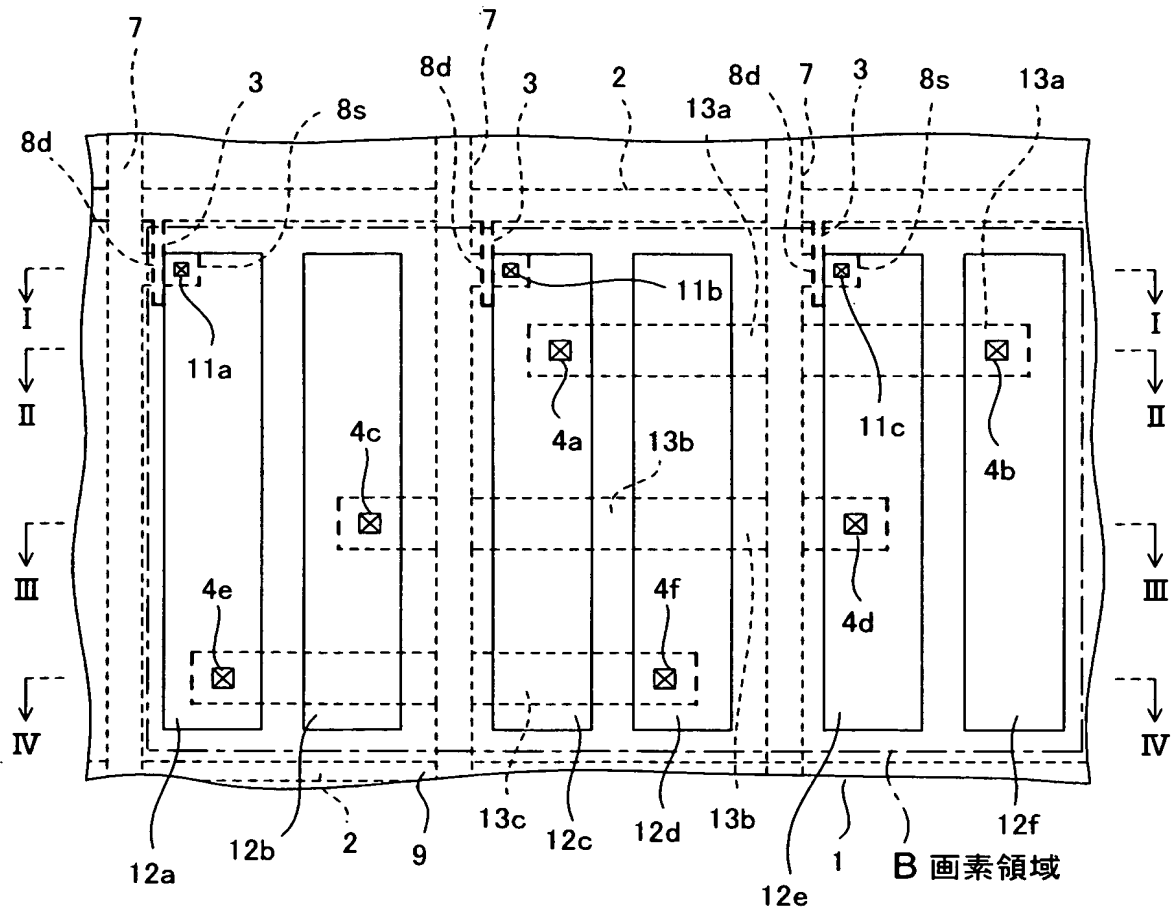
【0235】

- 1, 101, 201…第1の基板、
- 2, 102, 202…ゲートバスライン、
- 3, 103g, 173g, 203g…ゲート電極、
- 4, 104, 203…ゲート絶縁膜、
- 5…活性層、
- 6, 212…チャネル保護絶縁膜、
- 7, 107, 107a, 207…ドレインバスライン、
- 8d, 108d, 178d, 208d…ドレイン電極、
- 8s, 108s, 178s, 208s…ソース電極、
- 9…コンタクト層、
- 10, 110, 110a, 180, 210…TFT、
- 11, 111, 213…保護絶縁膜、
- 12a~12f, 31a~31c, 33a~33i, 34a~34c, 141R, 141G, 141B, 141W, 181R, 181G, 182B, 182R, 183G, 183B, 241R, 241G, 242B, 242R, 243G, 243B, 252…画素電極、
- 12s…スリット、
- 13a~13c, 103a~103d, 175a~175c, 204a~204d…配線、
- 14, 26, 114, 126, 214, 224…配向膜、
- 15, 150…走査回路、
- 16…ホールド回路、
- 17a~17f…液晶セル、
- 18, 151…補助容量、
- 19, 119, 219…液晶、
- 20, 120, 220…第2の基板、
- 21, 36, 121, 185, 221…ブラックマトリクス、
- 22R, 23R, 24R, 32R, 37R, 38R, 39R, 122R, 186R, 187R, 222R…赤フィルタ、
- 22G, 23G, 24G, 32G, 37G, 38G, 39G, 122G, 186G, 188G, 222G…緑フィルタ、
- 22B, 23B, 24B, 32B, 37B, 38B, 39B, 122B, 187B, 188B, 222B…青フィルタ、
- 25, 125, 240, 273…対向電極、
- 26…突起、
- 35a~35i, 109a~109d, 104a~104k, 104m, 176~176f, 179a~179c, 209a~209c, C, C1~C6…コンタクトホール、
- 160…データ回路、
- 204a…対向電極バスライン、
- A₁, A₂, A₃…副画素領域、
- B, P…画素領域。

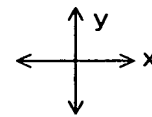
【書類名】図面

【図 1】

本発明の第1実施形態に係る液晶表示装置の
TFT基板上の画素領域を示す平面図

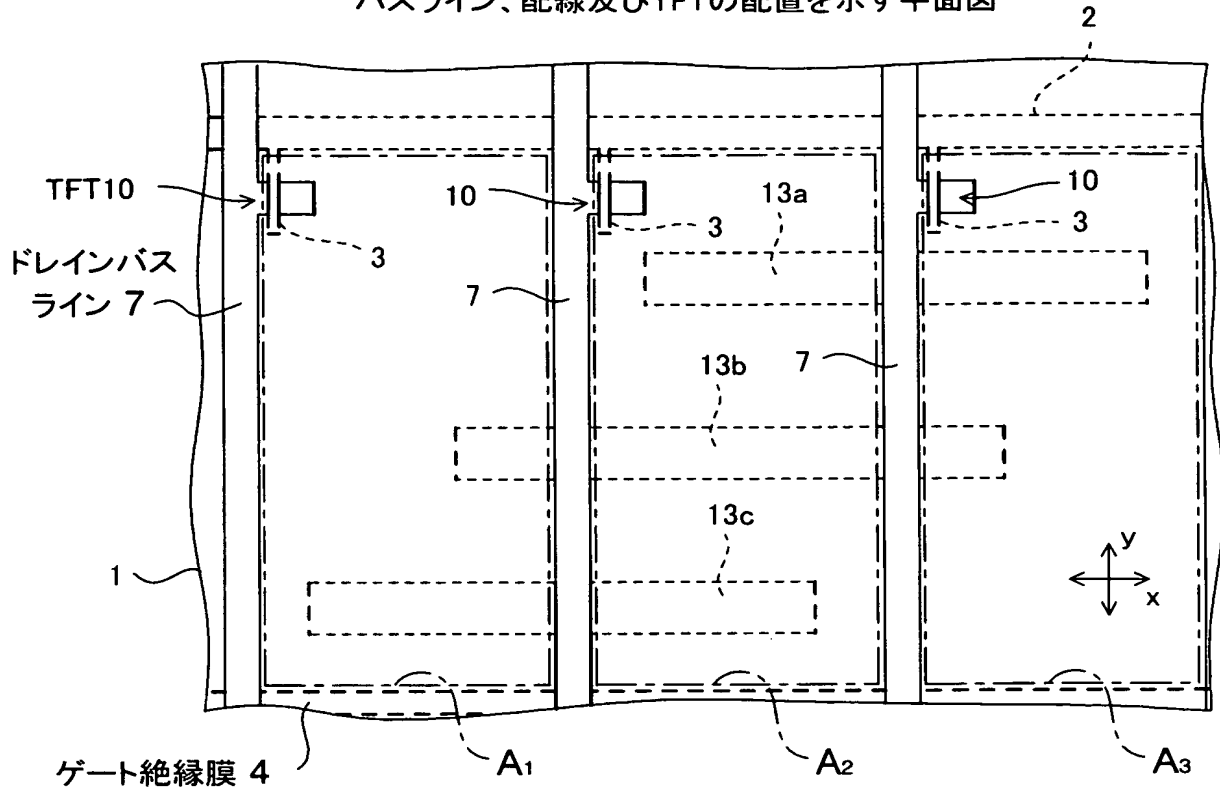


- 1: 基板
2: ゲートバスライン
3: ゲート電極
7: ドレインバスライン



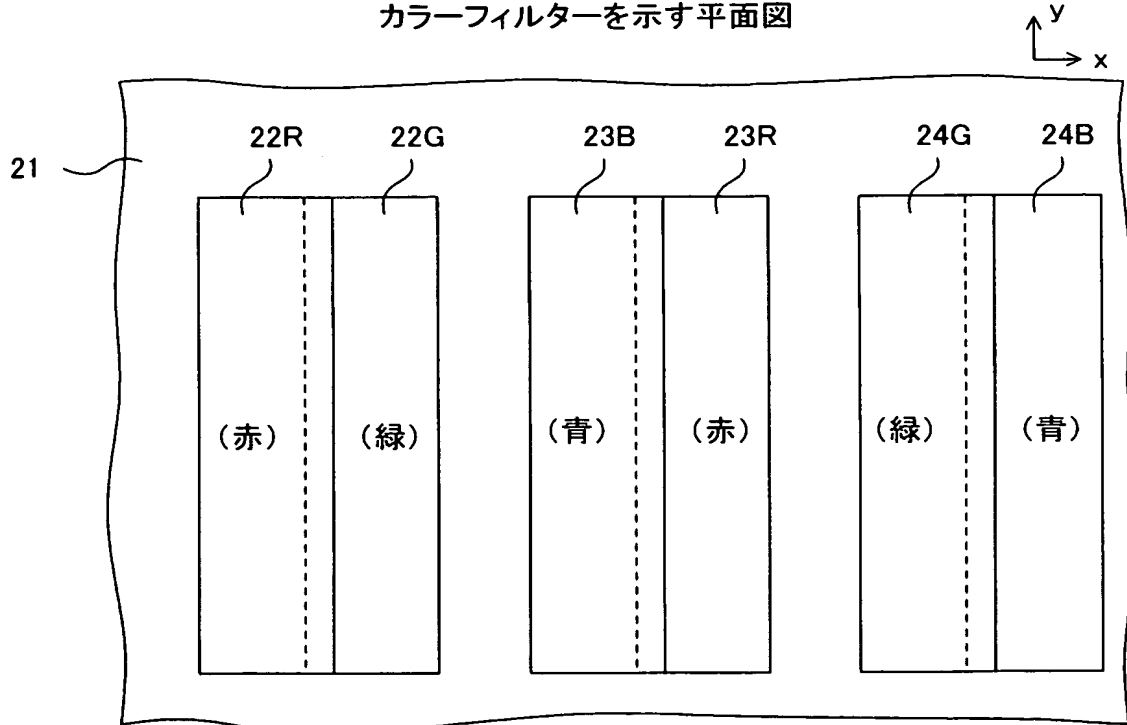
【図 2】

本発明の第1実施形態に係る液晶表示装置のTFT基板上の画素領域の
バスライン、配線及びTFTの配置を示す平面図



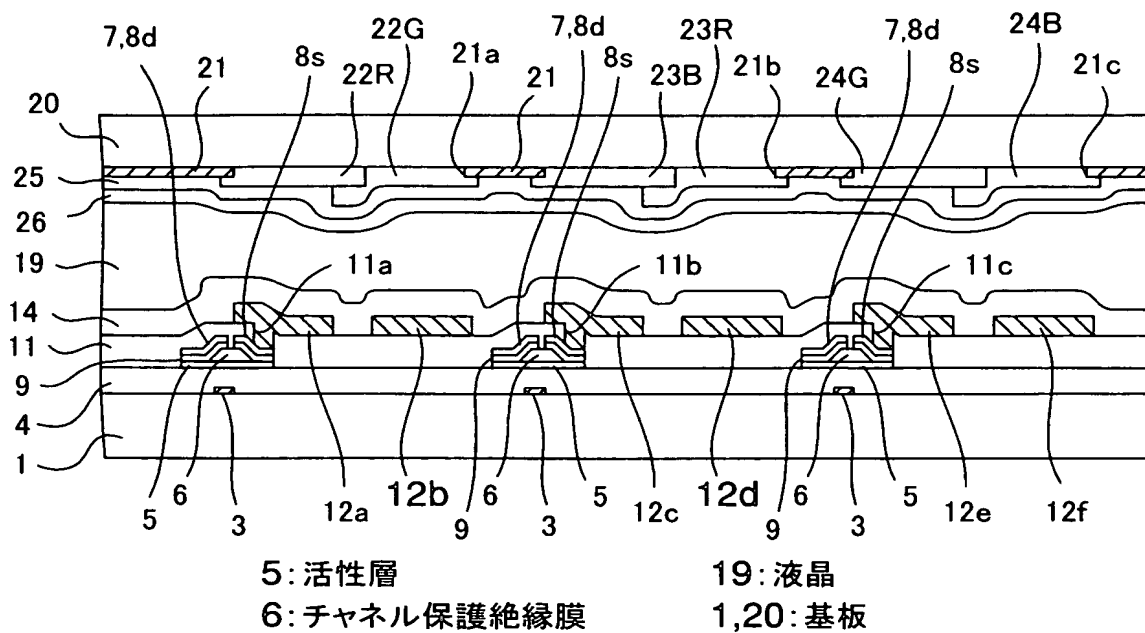
【図 3】

本発明の第1実施形態に係る液晶表示装置の対向基板側に形成された
カラーフィルターを示す平面図



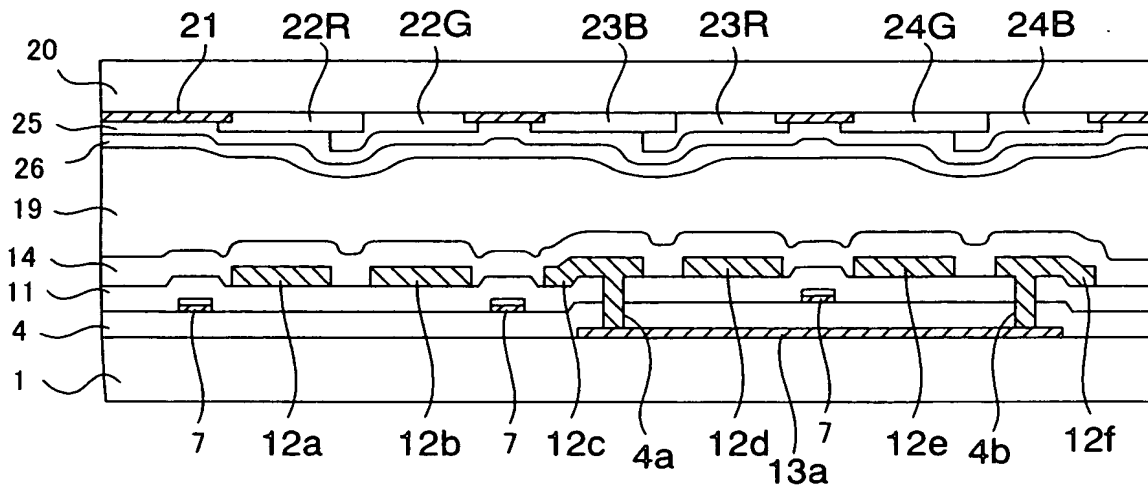
【圖 4】

本発明の第1実施形態に係る液晶表示装置の
画素領域の断面図(その1)



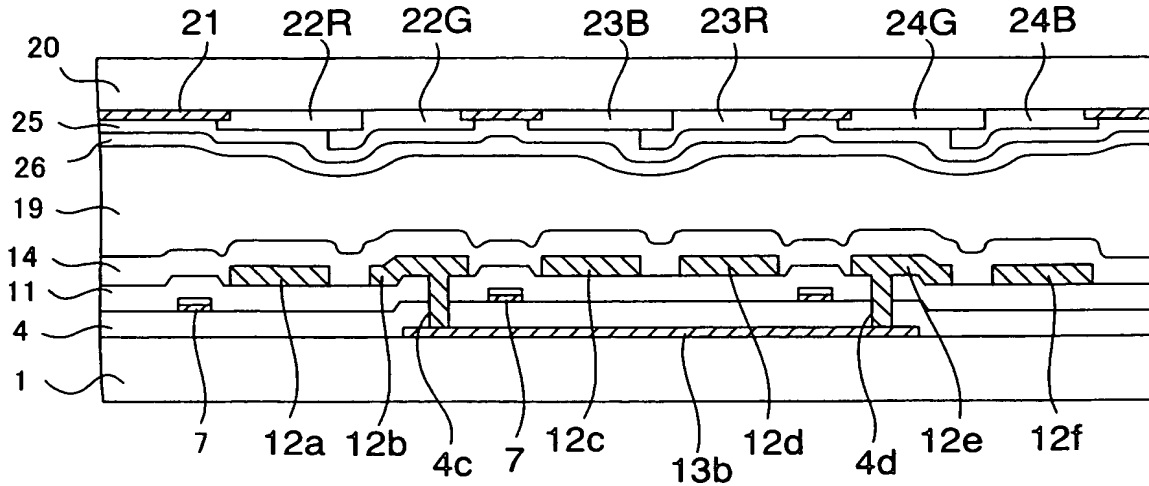
【図 5】

本発明の第1実施形態に係る液晶表示装置の 画素領域の断面図(その2)



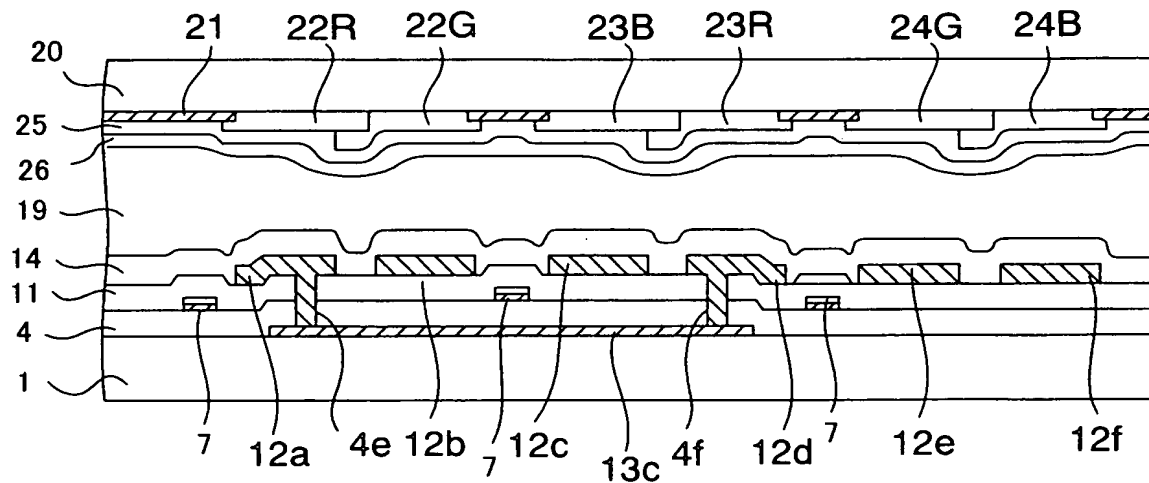
【圖 6】

本発明の第1実施形態に係る液晶表示装置の 画素領域の断面図(その3)



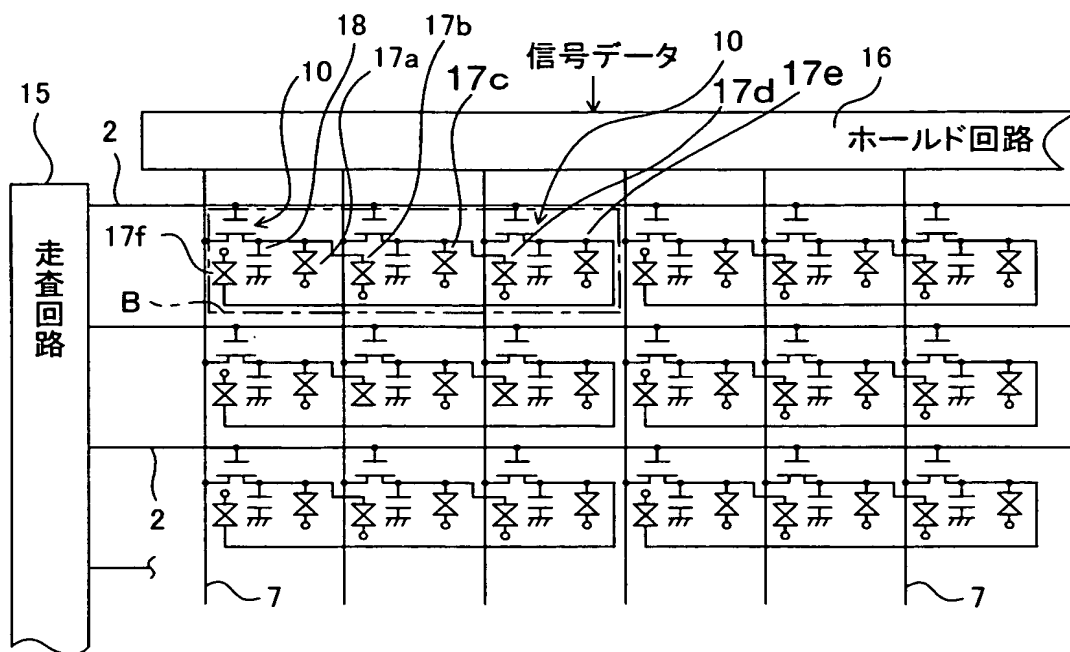
【圖 7】

本発明の第1実施形態に係る液晶表示装置の 画素領域の断面図(その4)



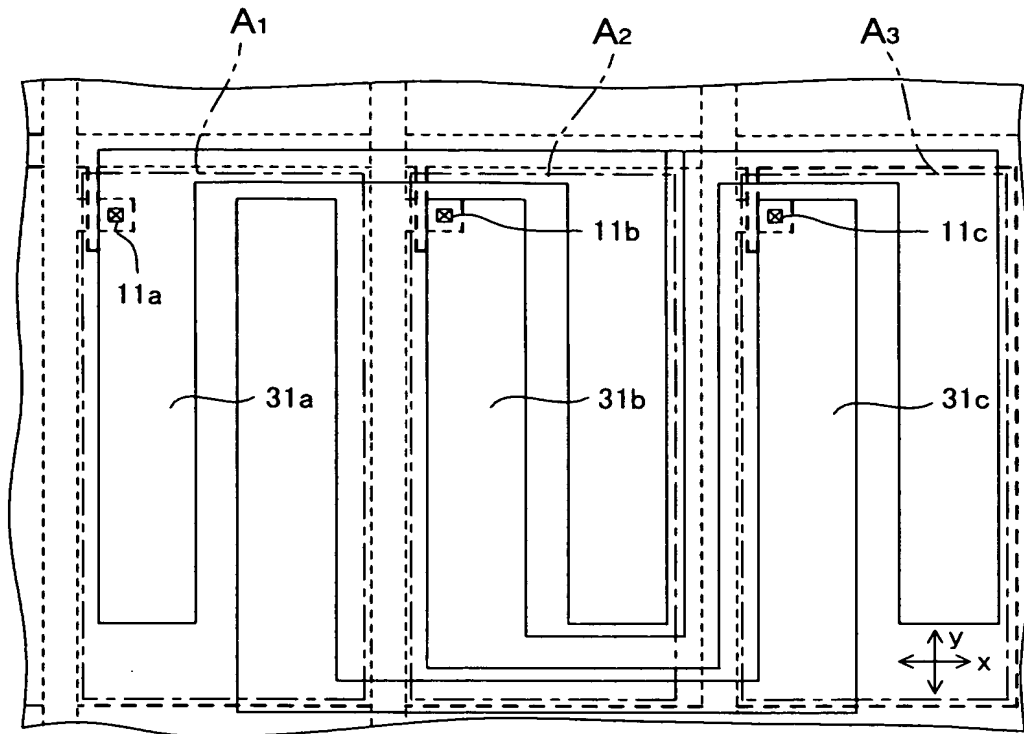
【図 8】

本発明の第1実施形態に係る液晶表示装置の回路図



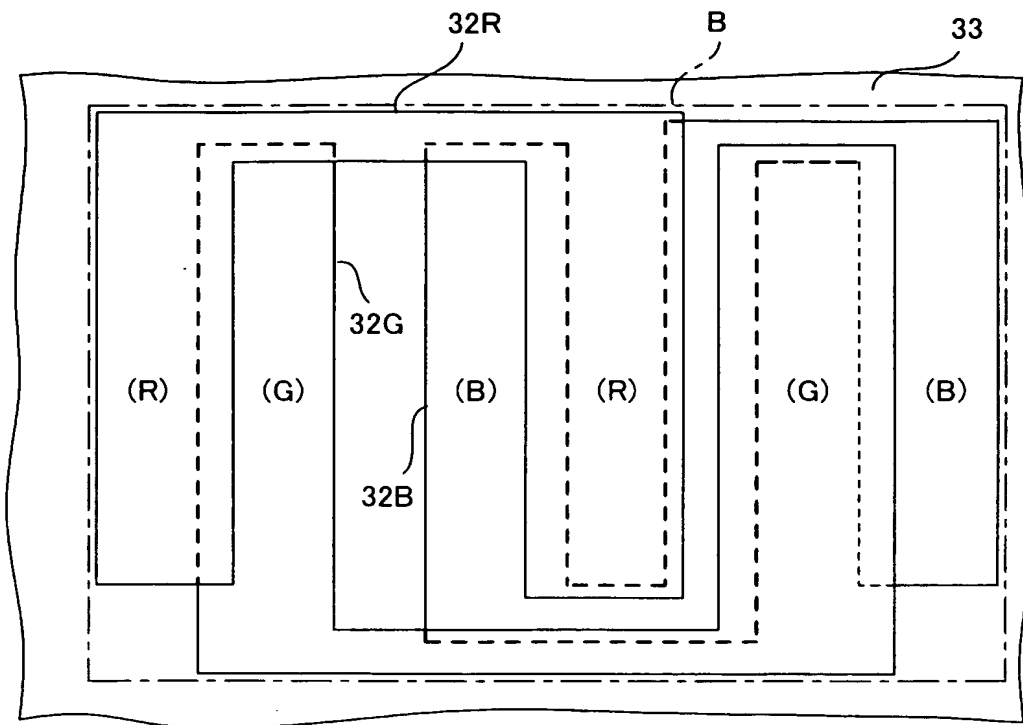
【図9】

本発明の第2実施形態に係る液晶表示装置の
TFT基板の画素領域を示す平面図



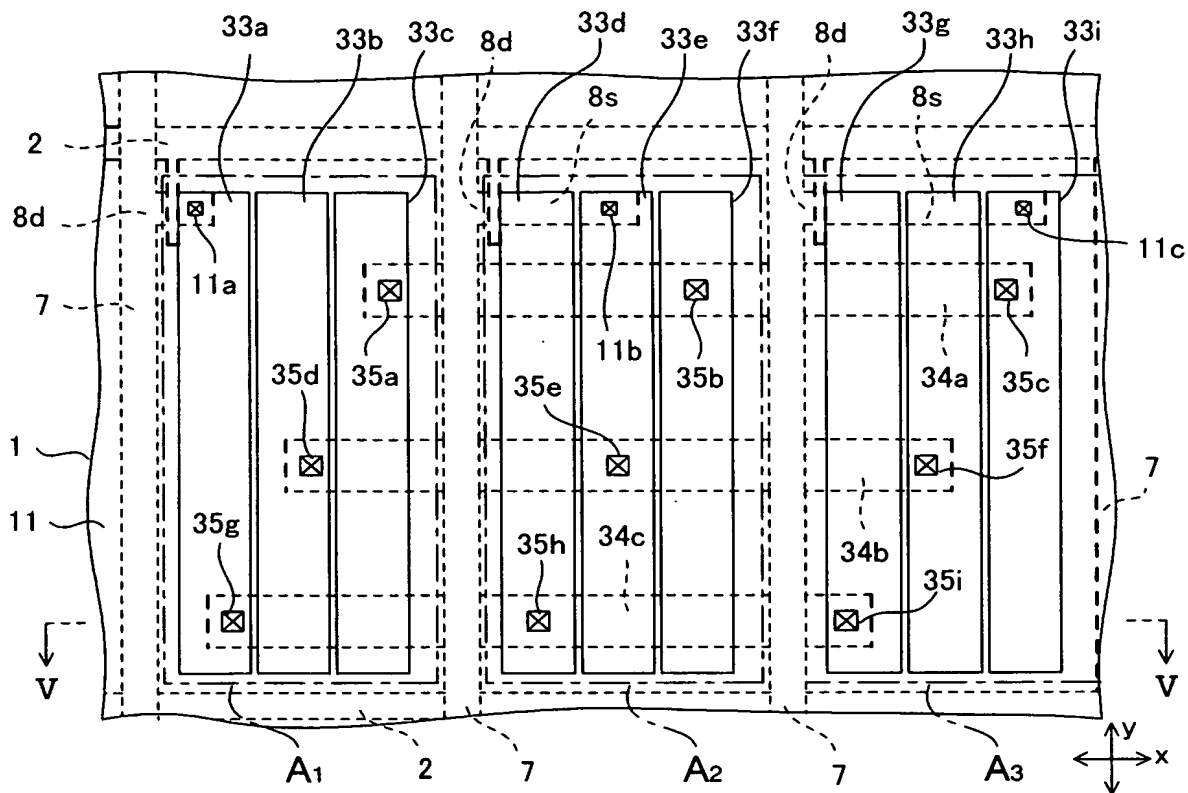
【図 10】

本発明の第2実施形態に係る液晶表示装置の対向基板側に
形成されるカラーフィルタを示す平面図



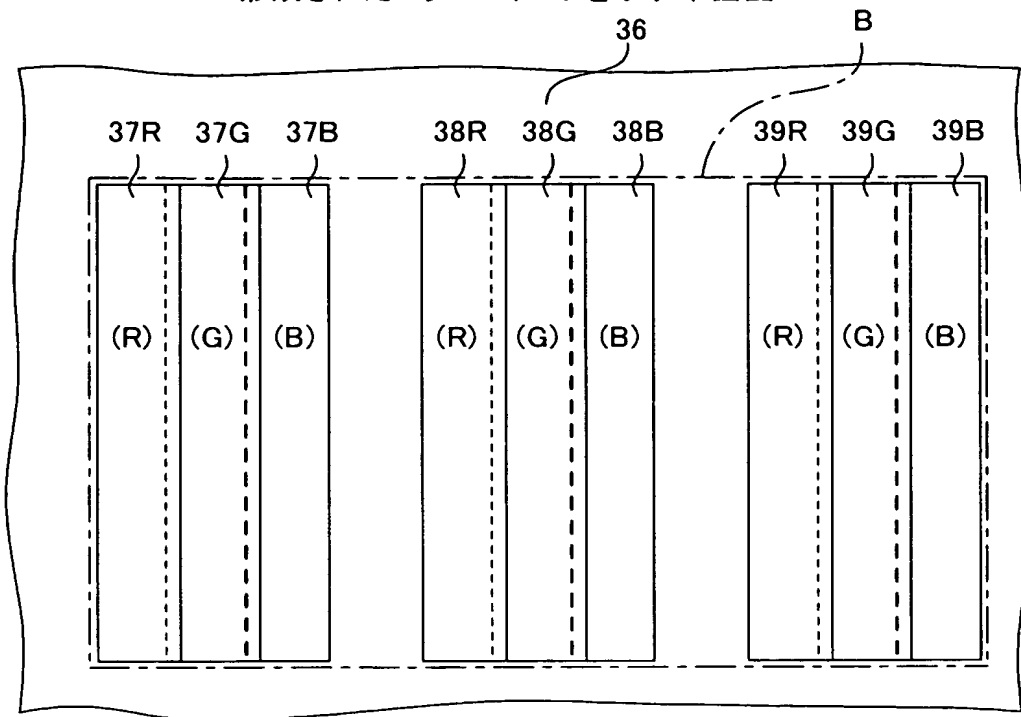
【図 11】

本発明の第3実施形態に係る液晶表示装置の
TFT基板上の画素領域を示す平面図



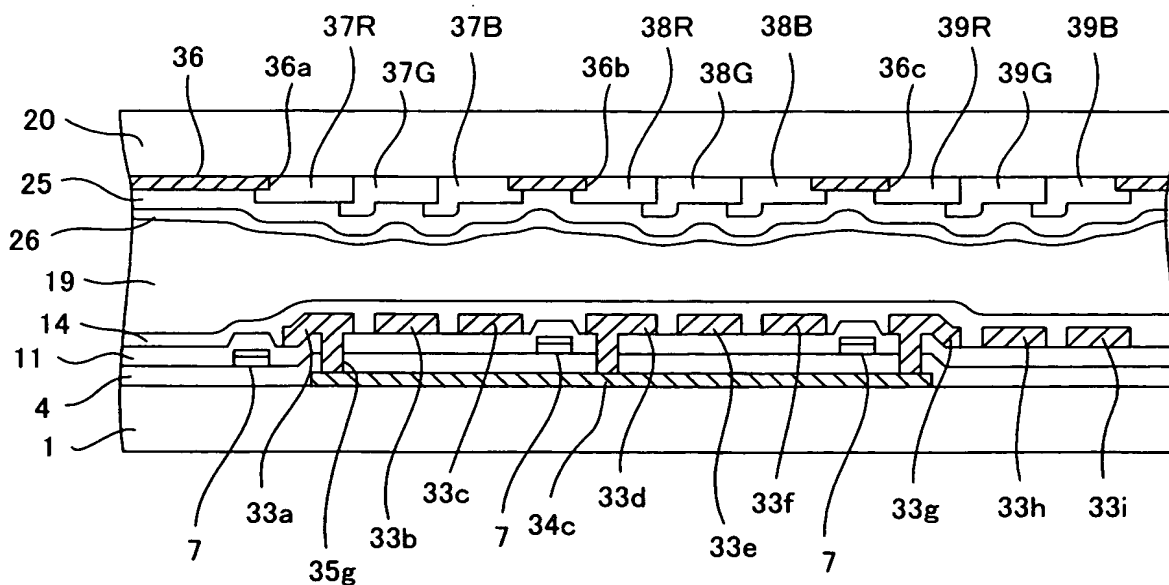
【図 12】

本発明の第3実施形態に係る液晶表示装置の対向基板側に
形成されたカラーフィルタを示す平面図



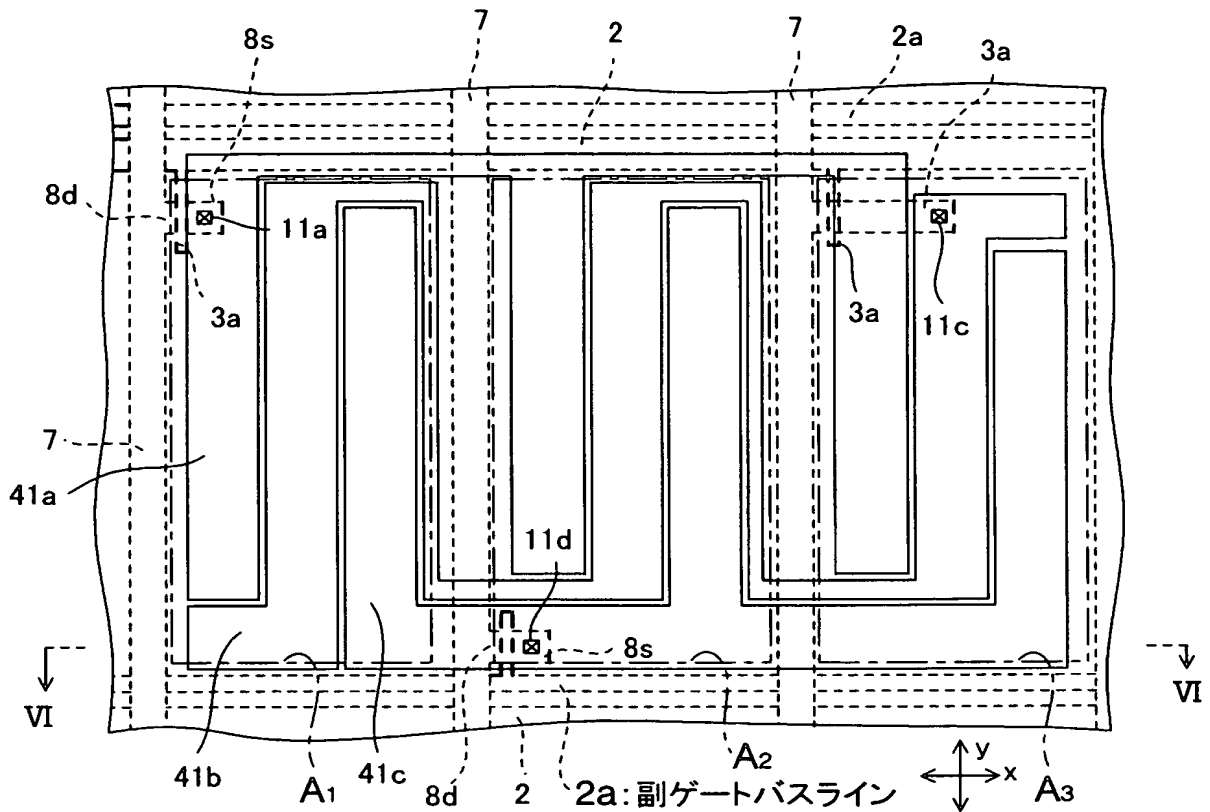
【図 13】

本発明の第3実施形態に係る液晶表示装置の
画素領域を示す断面図



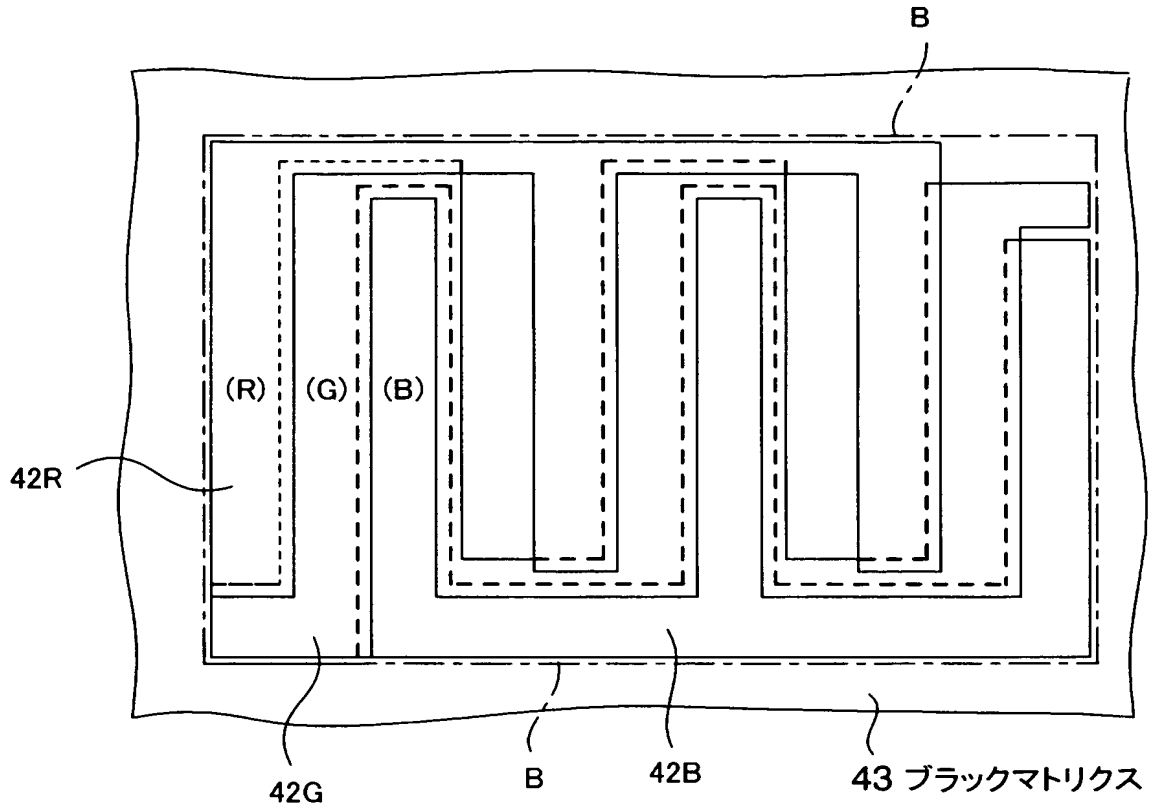
【図 15】

本発明の第4実施形態に係る液晶表示装置の
TFT基板上の画素領域を示す平面図



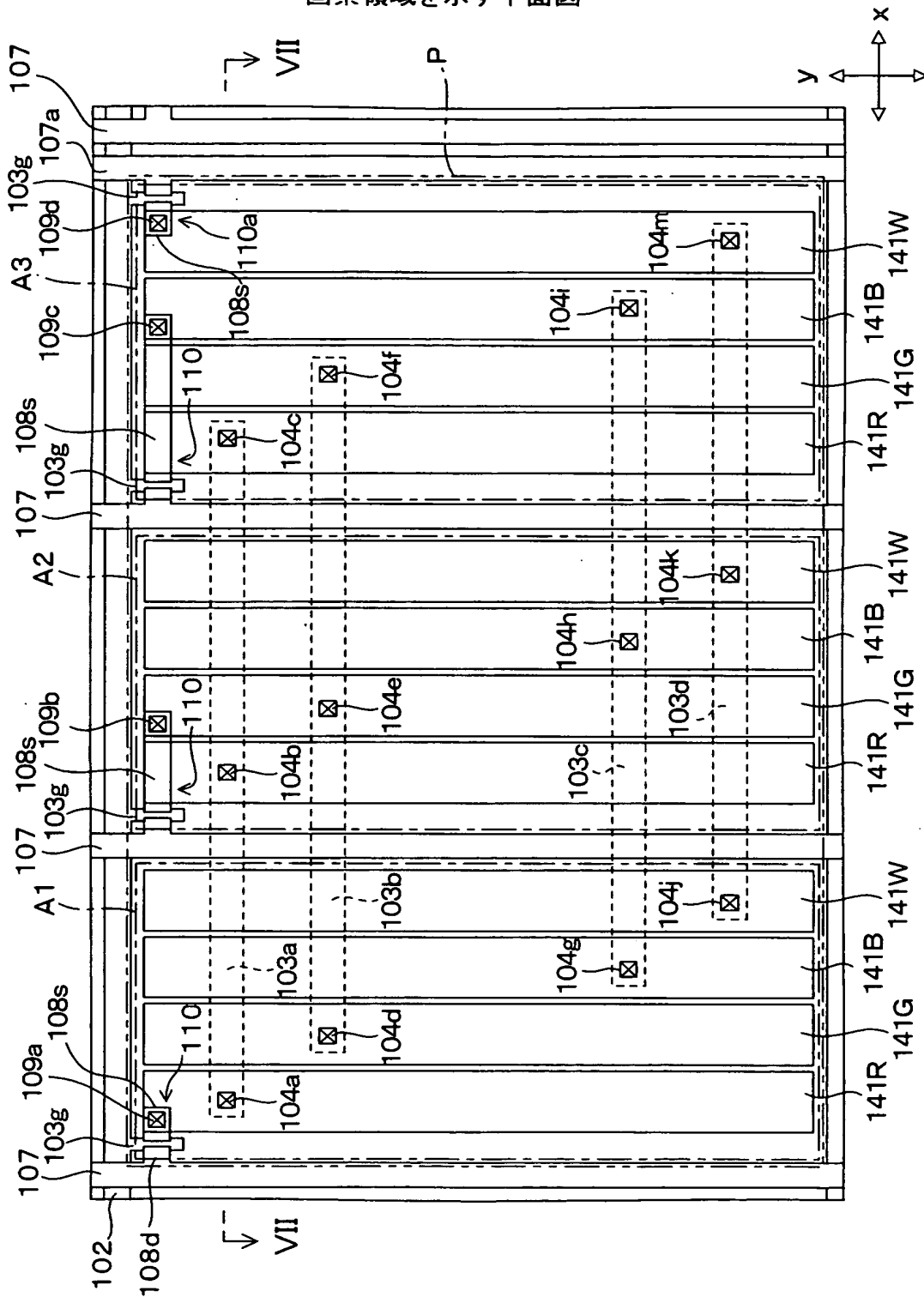
【図 16】

本発明の第4実施形態に係る液晶表示装置の対向基板側に
形成されたカラーフィルタを示す平面図



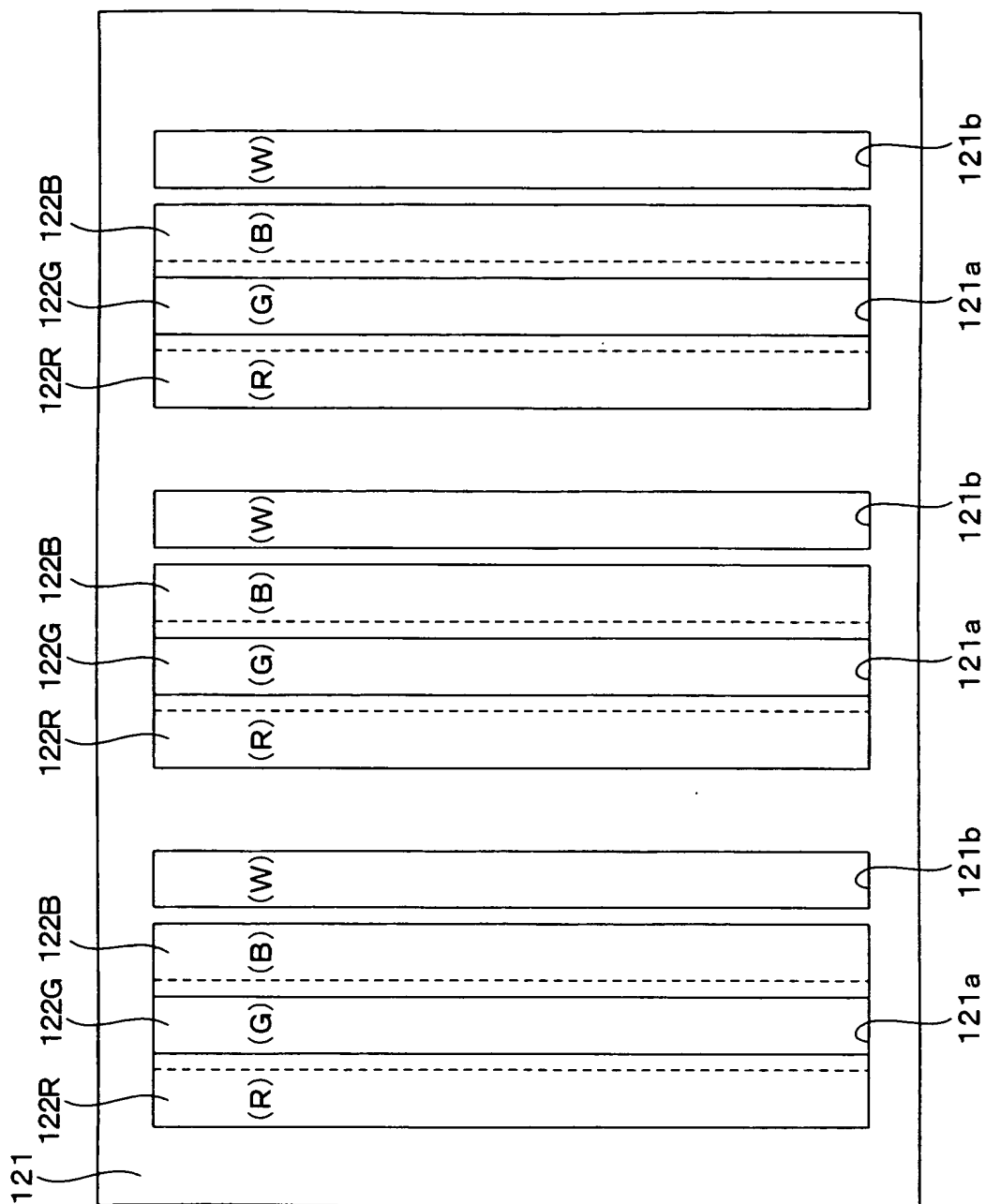
【図 18】

本発明の第5実施形態に係る液晶表示装置のTFT基板の
画素領域を示す平面図



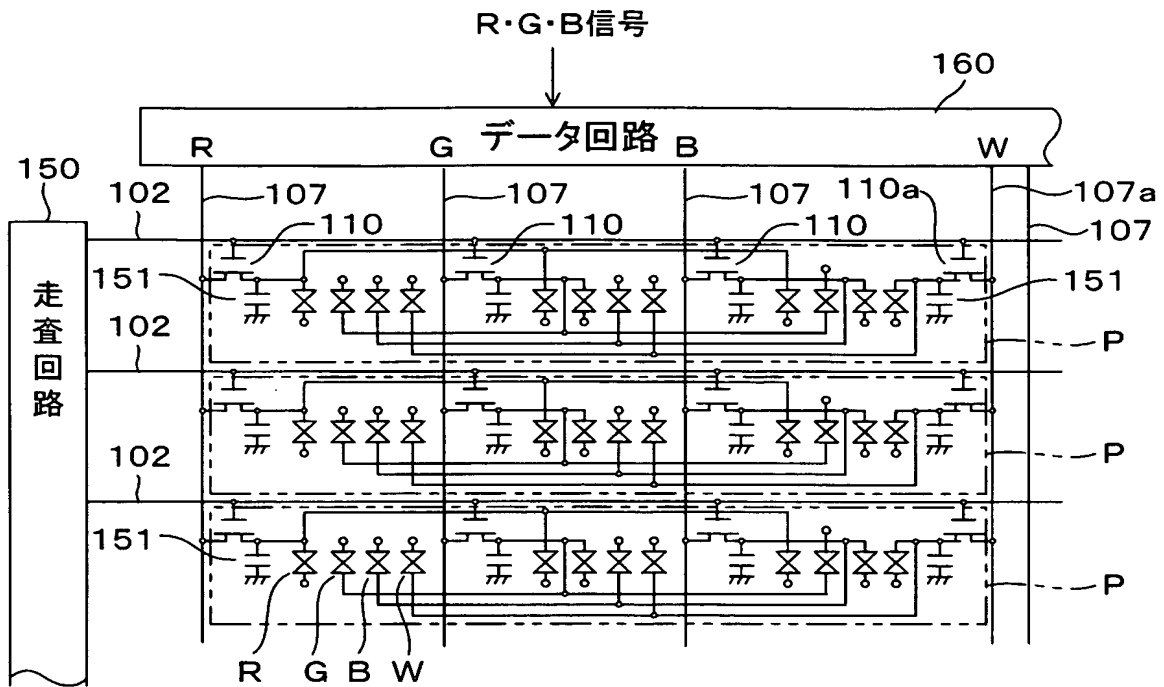
【図 19】

本発明の第5実施形態のカラーフィルタ及びブラックマトリクスを示す平面図



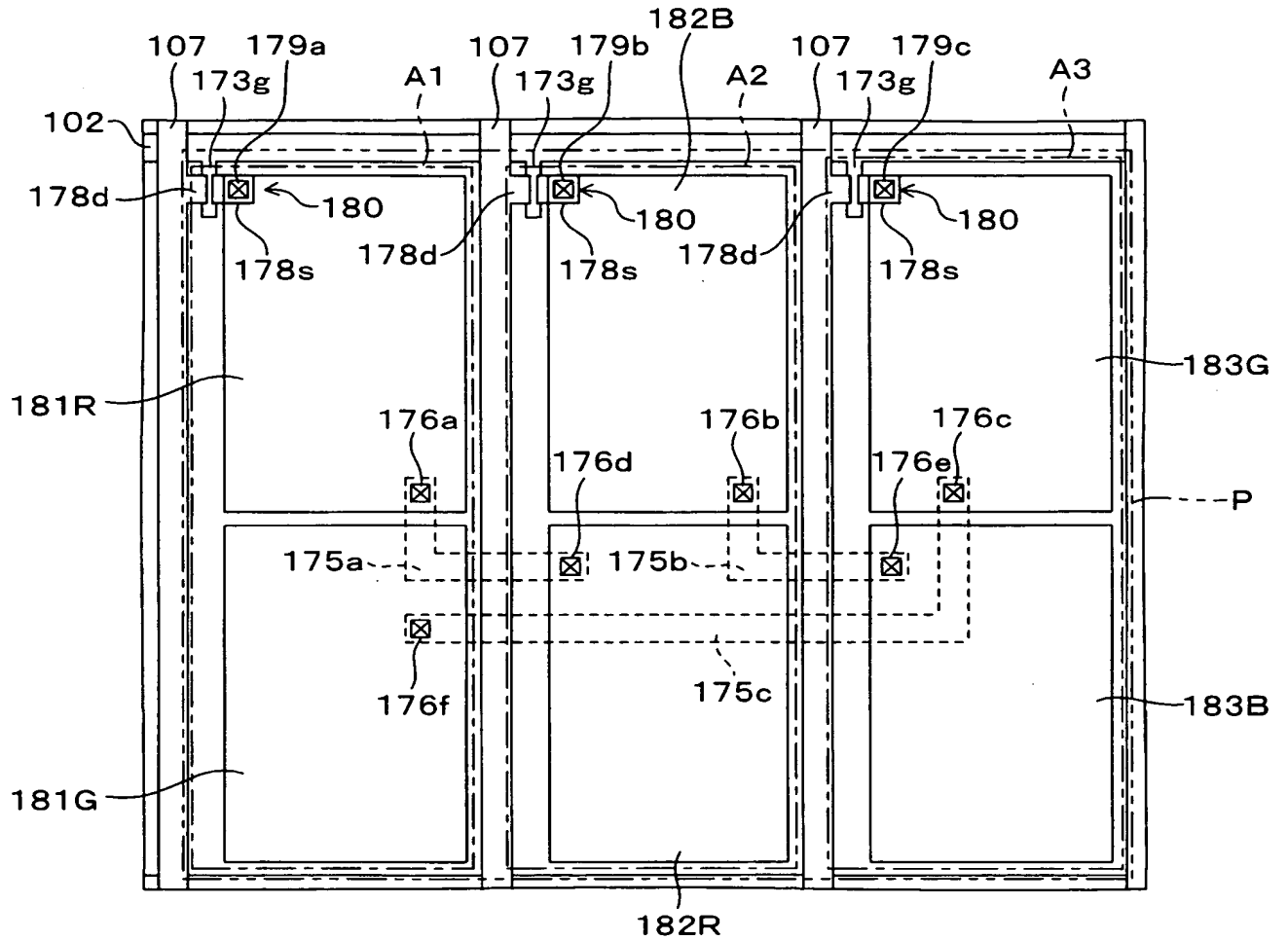
【図 21】

本発明の第5実施形態の液晶表示装置の駆動回路図



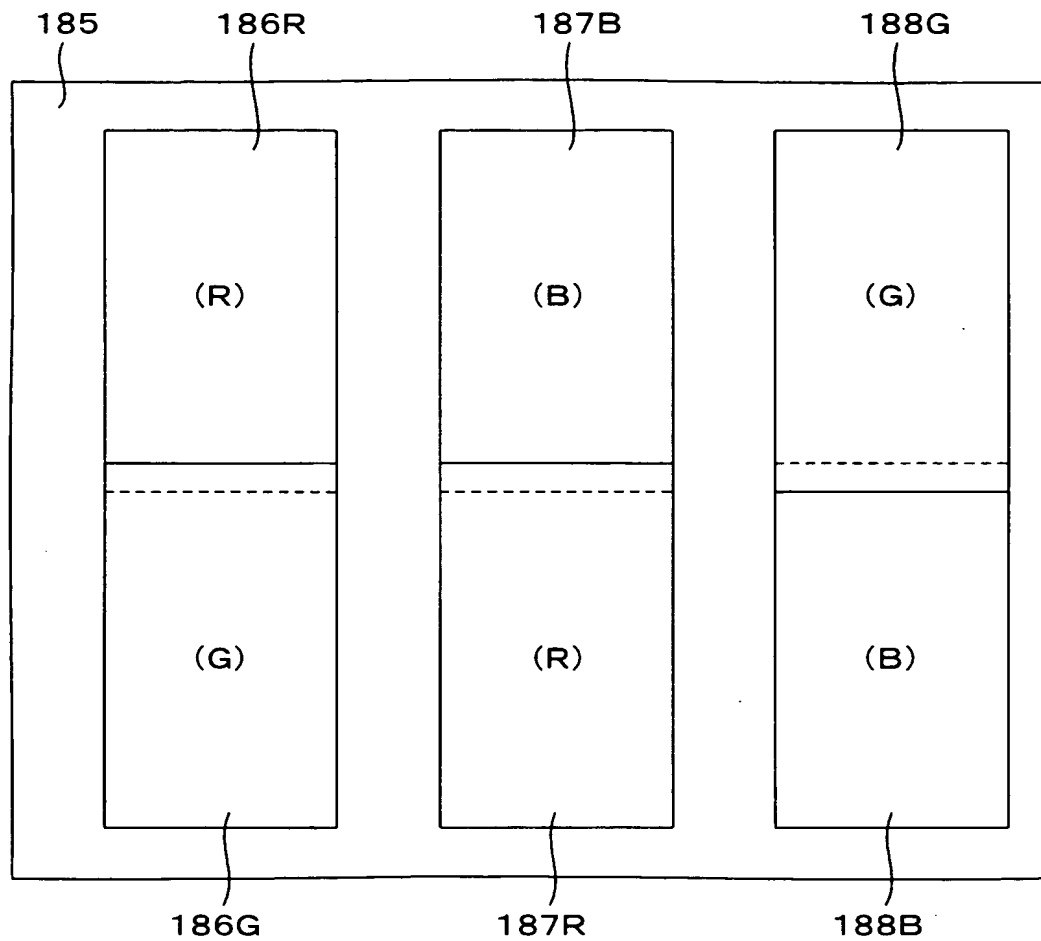
【図 22】

本発明の第6実施形態に係る液晶表示装置のTFT基板の
画素領域を示す平面図



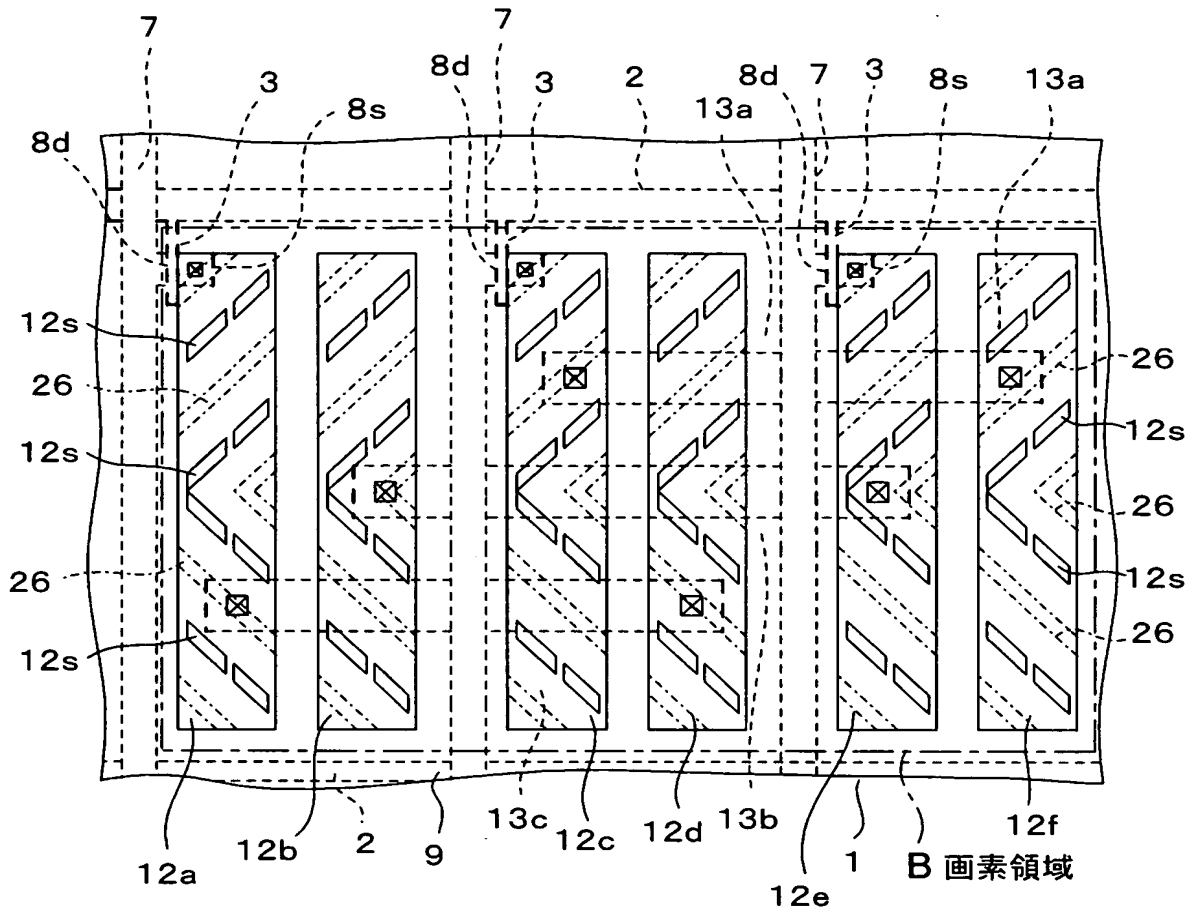
【図 23】

本発明の第6実施形態に係る液晶表示装置のカラーフィルタ
及びブラックマトリクスを示す平面図

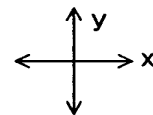


【図 24】

本発明の第7実施形態に係る液晶表示装置の画素領域を示す平面図

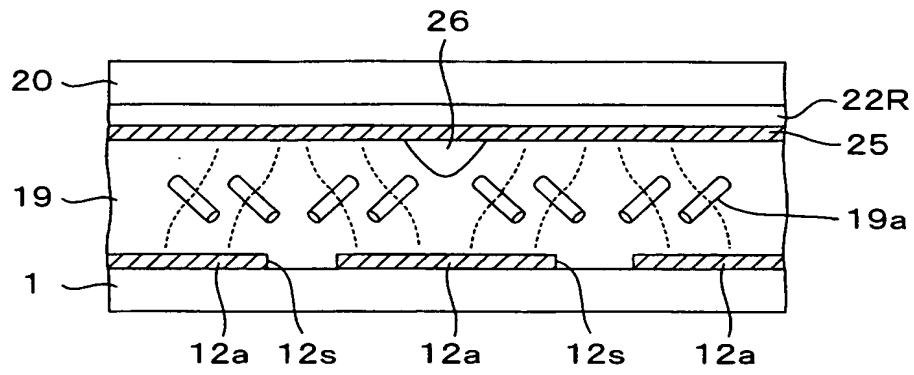


- 1: 基板
- 2: ゲートバスライン
- 3: ゲート電極
- 7: ドレインバスライン



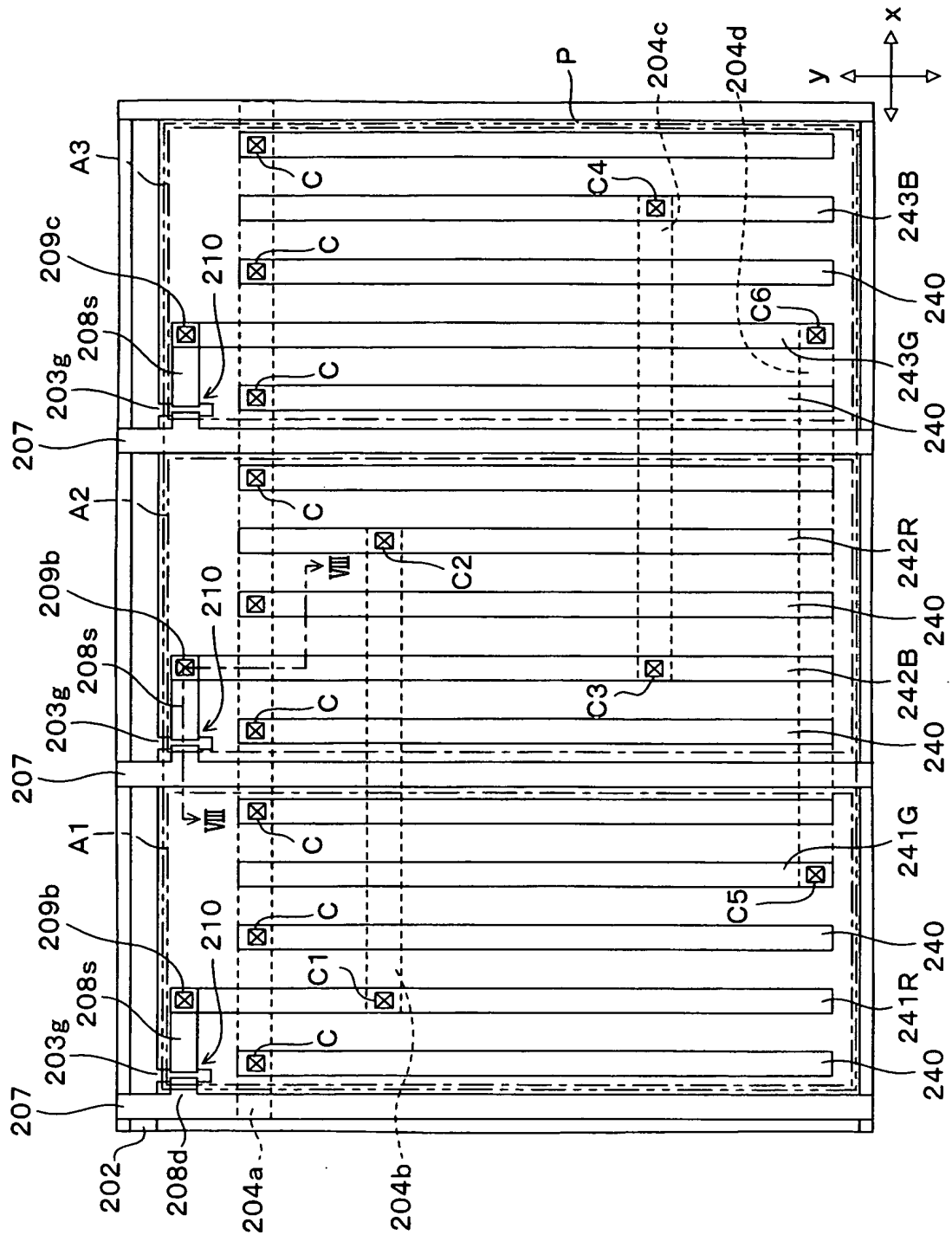
【図 25】

本発明の第7実施形態に係る液晶表示装置の模式断面図



【図 26】

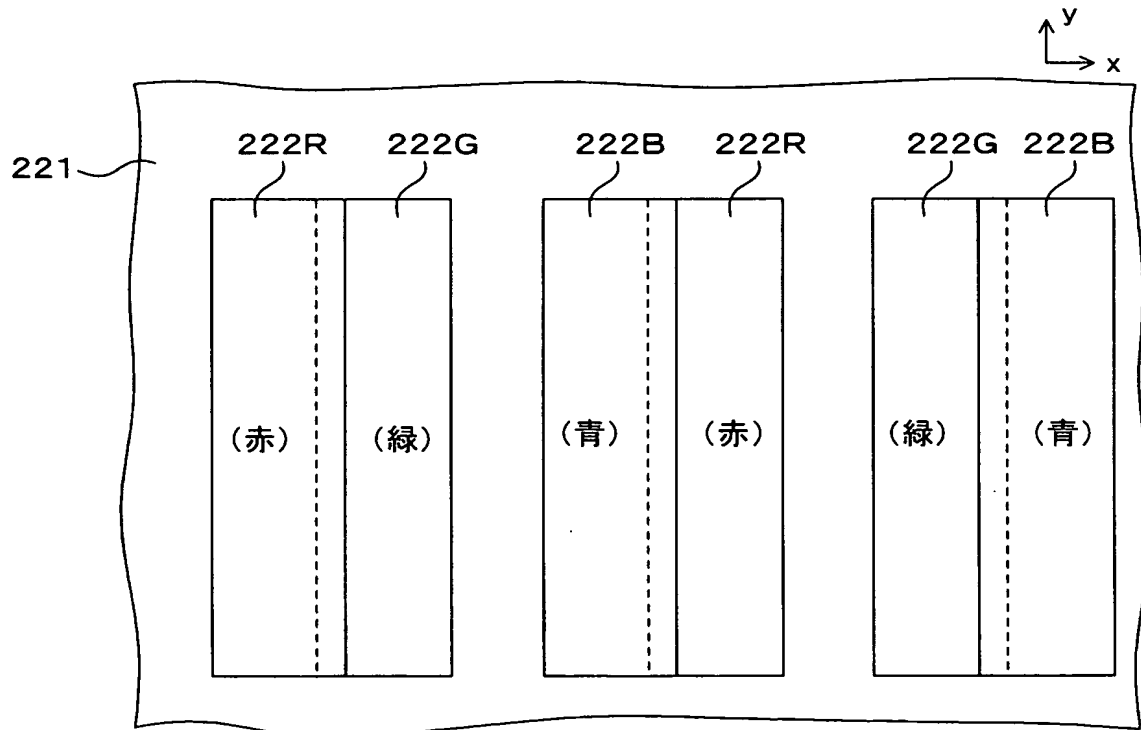
本発明の第8実施形態に係る液晶表示装置の画素領域を示す平面図



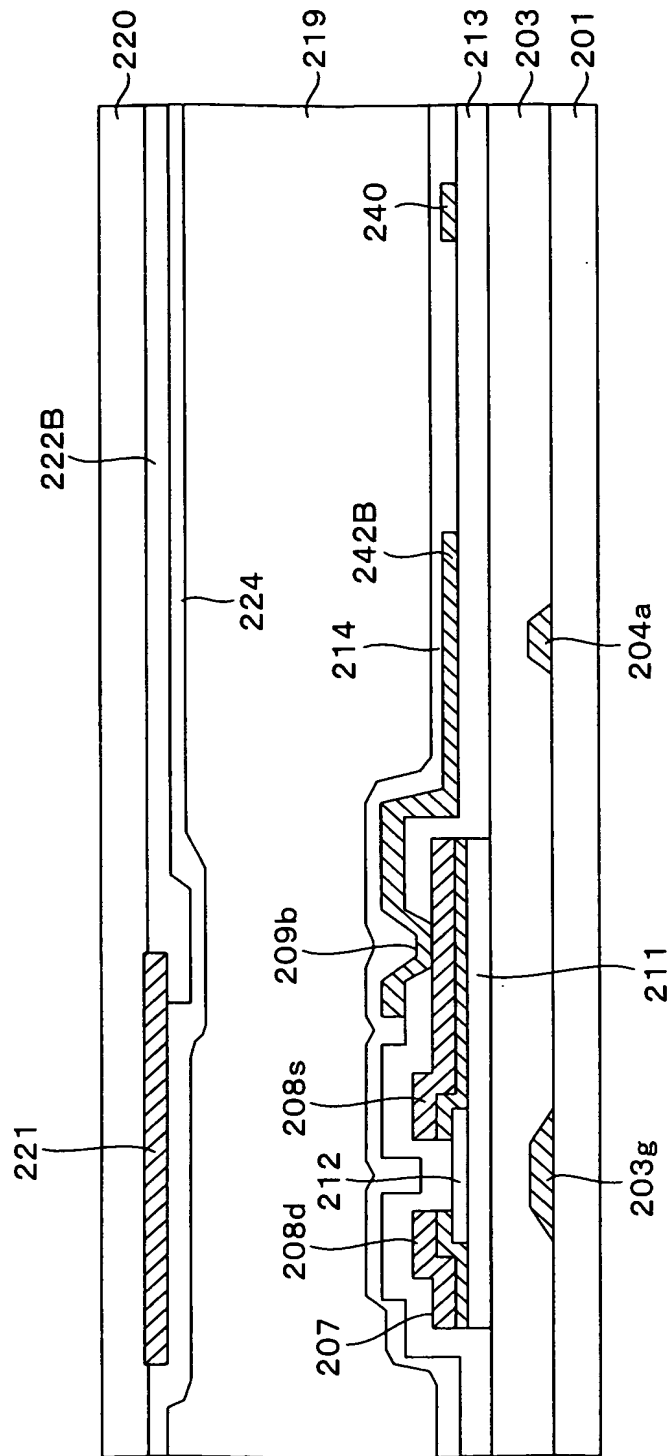


【図 27】

本発明の第8の実施形態のカラーフィルタ及びブラックマトリクスを示す平面図

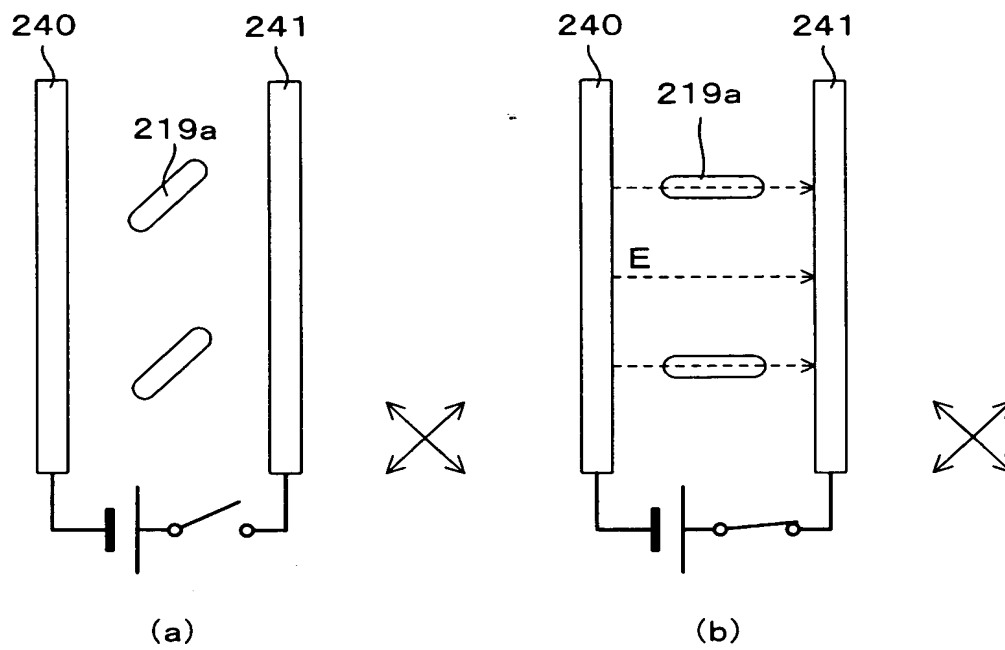


【图 28】



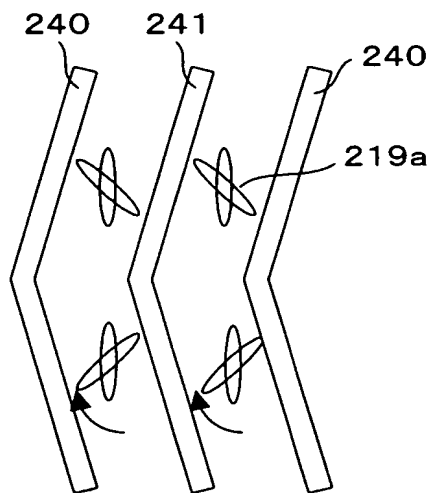
【図 29】

IPS方式の液晶表示装置の動作を示す模式図



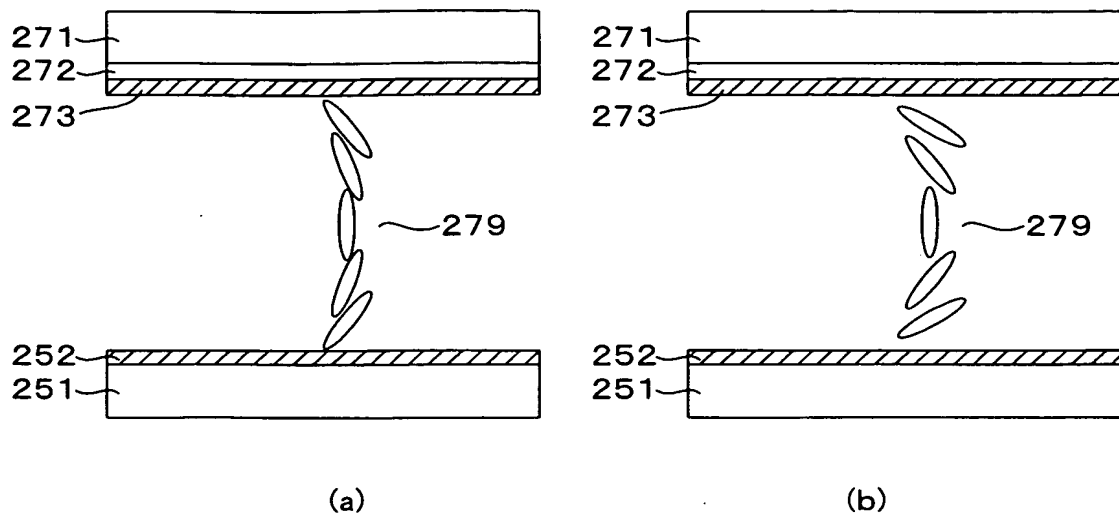
【図 30】

画素電極及び対向電極を屈曲した形状にしたIPS方式の液晶表示装置を示す模式図



【図 31】

OCB方式の液晶表示装置を示す模式図



【書類名】 要約書

【要約】

【課題】 小型表示のみならずテレビジョンその他の大型表示パネルに用いられる液晶表示装置に関し、大型であっても良好なカラー画像表示を得ること。

【解決手段】 カラー表示の画素領域B内において、複数の能動素子10の各々に複数の画素電極12a～12fを電氣的に接続し、かつ各能動素子10に接続される複数の画素電極12a～12fを隣合わないように分散させるとともに、同じ能動素子10に接続される複数の画素電極12a～12fに同じ色のカラーフィルタ22R, 23R, 22G, 24G, 23B, 24Bを対向させた構造を含む。

【選択図】 図1

特願 2 0 0 3 - 4 0 8 5 5 9

出 願 人 履 歴 情 報

識別番号

[3 0 2 0 3 6 0 0 2]

1 . 変更年月日

2 0 0 2 年 6 月 1 3 日

[変更理由]

新規登録

住 所

神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号

氏 名

富士通ディスプレイテクノロジーズ株式会社